学校代码: 10246 学号: 11212020007

复旦大学

硕士学位论文 (科学学位)

数字电视接收系统中射频前端电路研究与设计

Research and Design on RF Front-end Circuit of Digital TV Receiver System

院	系:	微电子研究院
专 1	k:	微电子学与固体电子学
姓名	Z:	程涛
指导老师	节:	唐长文 教授
完成日期	月:	2014 年 04 月 11 日

图目	禄			····· III	
表目	禄…	: VI			
摘	要…			1	
Abs	trac	t		2	
第一	·章	绪论一		3	
	1.1	研究背	;景	3	
	1.2	论文研	肝究内容与贡献	4	
	1.3	论文组	1 织结构 ······	4	
第二	章	射频前	前端系统指标分析	5	
	2.1	一般系	系统指标分析	5	
		2.1.1	与噪声相关的性能指标	5	
		2.1.2	与非线性相关的性能指标	9	
		2.1.3	其它指标	16	
	2.2	级联系	系统指标分析	18	
		2.2.1	1 dB 增益压缩点级联分析	19	
		2.2.2	线性度级联分析	20	
		2.2.3	噪声系数级联分析	21	
	2.3	接收机	1架构的选择	22	
		2.3.1	接收机架构的历史演变过程	22	
		2.3.2	零中频接收机优缺点分析	27	
第三	章	低噪声	⁵ 放大器研究与设计	29	
	3.1	前言.		29	
	3.2	传统低	、噪声放大器的结构	29	
		3.2.1	共栅低噪声放大器	29	
		3.2.2	三种共源低噪声放大器	31	
	3.3	低噪声	⁵ 放大器的性能优化	34	
		3.3.1	噪声优化技术	34	
		3.3.2	线性度优化技术	37	
		3.3.3	可变增益情况下输入匹配优化技术	41	
	3.4	一种可	丁变增益的宽带低噪声放大器设计	43	
		3.4.1	设计指标与整体设计考虑	43	

目 录

	3.4.2	高增益模块设计考虑	45
	3.4.3	衰减器设计考虑	50
	3.4.4	高增益模块的性能优化	52
第四章	等四章 下变频混频器研究与设计		
4.1	前言·		55
4.2	有源湄	昆频器到电流驱动型无源混频器的过渡	55
4.3	电流驯	区动型无源混频器的性能分析	57
	4.3.1	增益和阻抗特性分析	58
	4.3.2	噪声分析	61
	4.3.3	非线性分析	67
4.4	一种可	丁变增益电流驱动型无源混频器设计	67
	4.4.1	整体架构与设计指标	67
	4.4.2	跨导单元与混频器开关设计考虑	68
	4.4.3	混频器开关管的偏置设计考虑	71
	4.4.4	跨阻运算放大器设计考虑	72
第五章	芯片实	现与仿真测试结果	77
5.1	低噪声	『放大器与混频器级联仿真结果	77
	5.1.1	最高增益与噪声系数仿真结果	77
	5.1.2	线性度级联仿真结果	78
5.2	射频前	前端电路芯片实现	79
5.3	芯片测	则试结果	80
	5.3.1	噪声系数测试结果	80
	5.3.2	线性度测试结果	81
	5.3.3	衰减器增益台阶以及 S11 测试结果	
	5.3.4	性能总结与对比	83
第六章	设计总	结与展望	85
6.1	设计总	总结	85
6.2	展望·		
参考文南	<u></u> ל ••••••		87
致谢91			

图目录

图	2-1	手工计算噪声系数时的等效电路6
冬	2-2	静态非线性的主要来源9
冬	2-3	单频点激励下的输出频谱示意图10
冬	2-4	双频点激励下输出频谱示意图
冬	2-5	<i>IIP</i> 3 实际测试图15
冬	2-6	带外两个不同幅度的非线性输入情况下输出频谱示意图 16
冬	2-7	SFDR 等参数综合示意图18
冬	2-8	两级级联系统
冬	2-9	原始超外差接收机系统架构
冬	2-10	LO 信号高位注入时镜像干扰的影响
冬	2-11	加入频带选择和镜像抑制滤波器后的超外差接收机24
冬	2-12	二次下变频接收机系统架构25
冬	2-13	零中频接收机中自混叠现象
冬	2-14	当前流行的二次变频接收机架构
图	2-15	零中频接收机架构
图	2-16	LO 信号与射频输入信号通路之间的耦合
冬	3-1	共栅低噪声放大器
图	3-2	带并联输入阻抗的共源低噪声放大器
图	3-3	带电阻反馈的共源低噪声放大器
图	3-4	带源极电感负反馈的共源低噪声放大器
图	3-5	增益提高技术应用于共栅低噪声放大器
图	3-6	交叉耦合共栅低噪声放大器简单示意图
图	3-7	噪声抵消的基本原理及其应用
图	3-8	带反馈的共栅放大器37
图	3-9	单个 MOS 管的 g _m 与 V _{GS} 之间的关系38
图	3-10	K _{2gm} 和 K _{3gm} 与 V _{GS} 之间的关系39
图	3-11	K _{2gm} 和K _{3gm} 与 V _{DS} 之间的关系39
图	3-12	分析反馈对线性度影响的模型41
冬	3-13	研究可变增益对输入匹配影响的小信号模型42
图	3-14	可变增益情况下输入匹配优化的新结构模型42
图	3-15	可变增益宽带低噪声放大器整体架构44
图	3-16	用于高增益和中间增益通路的有源负反馈低噪声放大器45

图	3-17	恒定-gm 自偏置电路结构	• 46
图	3-18	局部环路增益与 IIP3 之间的关系	• 49
图	3-19	反馈晶体管的非线性如何影响输出三阶交调量	· 50
冬	3-20	衰减器模块的电路结构	- 51
图	3-21	可变增益情况下的匹配优化结构	• 53
冬	3-22	可变增益情况下输入匹配优化前后对比	- 53
冬	4-1	单平衡有源混频器	- 56
冬	4-2	通过减小被混频的直流信号来减小 1/f 噪声的方法	· 56
冬	4-3	单平衡电流驱动型无源混频器	· 57
冬	4-4	电流驱动型无源混频器的分析模型	· 57
图	4-5	计算增益时的混频器等效电路	. 59
冬	4-6	电流驱动型无源混频器输入阻抗分析模型	· 60
图	4-7	跨导单元白噪声分析模型	· 62
图	4-8	混频器跨阻放大器白噪声分析模型	· 63
图	4-9	跨导单元的 1/f 噪声分析模型 ······	· 65
图	4-10	失调电压影响本地振荡波示意图	· 65
图	4-11	存在失调电压时差分输出噪声电流情况	• 66
图	4-12	电流驱动型无源混频器的结构	· 68
图	4-13	跨导单元与混频器开关电路原理图	· 69
图	4-14	开关电容密勒补偿与传统负载电容补偿波特图对比	• 70
图	4-15	混频器开关的导通交叠与闭合交叠	•71
图	4-16	混频器开关栅极直流偏置产生电路	•72
图	4-17	Class AB 输出级结构原理图	•73
图	4-18	带 Class AB 输出级的全差分运算放大器	• 75
图	5-1	级联系统最大增益仿真结果	• 77
图	5-2	级联系统噪声系数仿真结果	• 77
图	5-3	高增益 LNA 模式下射频前端 IIP3 仿真结果	• 78
图	5-4	低增益 LNA 模式下射频前端 IIP3 仿真结果	• 78
图	5-5	射频前端电路在零中频数字电视接收系统中的实现框图	• 79
图	5-6	射频前端电路芯片照片	• 79
图	5-7	使用 9030A 信号分析仪测量整个接收机的噪声系数示意图	· 80
冬	5-8	噪声系数测试结果	- 80
冬	5-9	双音测试频谱输出图	- 81
图	5-10	高增益 LNA 模式下的 IIP3 测试曲线	· 81
图	5-11	低增益 LNA 模式下的 IIP3 测试曲线	· 82

图 5-12	衰减器的增益台阶测试结果	· 82
图 5-13	不同增益模式下的 S11 测试结果	. 83

表目录

表 3-1	$g_{\rm m}$ 和 $g_{\rm ds}$ 在不同情况下的非线性体现	40
表 3-2	可变增益宽带低噪声放大器设计指标	44
表 3-3	衰减器的 6 dB 台阶实现方式	. 51
表 4-1	电流驱动型无源混频器设计指标要求	68
表 5-1	射频前端电路性能总结	83
表 5-2	本设计与近期发表论文的性能对比	84

摘要

射频前端电路是接收机的重要组成部分,它一般包含低噪声放大器和下变频 混频器两个模块。数字电视传输的各种标准对数字电视接收系统提出了很多性能 方面的要求,这些要求在射频前端电路模块的设计中都有所体现,本文以数字电 视接收系统为应用,主要围绕射频前端电路的两个模块进行分析与设计。

首先,本文将射频前端的一般系统指标分为与噪声相关指标、与非线性相关 指标以及其它指标,详细的阐述了它们的基本原理以及它们之间的关系。关于级 联系统的指标分析以及接收机的架构选择也进行了相关的论述;

其次,对于低噪声放大器中需要考虑的噪声优化、线性度优化以及可变增益 情况下的输入匹配优化问题,本文对它们分别进行了系统的讨论,在此基础之上, 设计了一种适用于多标准数字电视接收系统的宽带可变增益低噪声放大器。

接着,在分析了电流驱动型无源混频器的增益特性、阻抗特性、噪声特性以及非线性特性之后,本文设计了射频前端的另一个模块——可变增益电流驱动型 无源混频器,它同样适用于多标准数字电视接收系统。

最后,将包含本设计的数字电视接收系统芯片在TSMC 0.18 μm工艺下进行 流片,测试结果显示,在系统要求的50~250 MHz和470~862 MHz两个频带内, 系统的最低噪声系数为2.0 dB,在整个频带内低于3.5 dB;低噪声放大器的增益 调节范围为-22~20 dB,步长为2 dB,混频器的增益调节范围为9~31.5 dB, 增益步长为1.5 dB;在LNA高增益模式下的*IIP*3大于-8 dBm,在LNA低增益模式 下的*IIP*3大于27 dBm,*S*11在整个频带内不同增益下均小于-9.7 dB。

关键词: 接收机、射频前端、低噪声放大器、混频器、噪声、线性度、数字电视

中图分类号: TN432

Abstract

As an important component of receiver, RF Front-end generally consists of two modules: low noise amplifier and down conversion mixer. The standards of digital TV give many performance requirements for digital TV receiver. Those requirements will reflect themselves in the course of designing RF Front-end circuit. This paper will focus on the analysis and design of two modules of RF Front-end in the application background of digital TV receiver system.

Firstly, this paper classifies the general system specs of RF Front-end into three categories: specs about noise, specs about nonlinearity and others specs, the fundamental principle of these specs and their relationships will be elaborated in detail. The specs of cascade system and the choice of receiver architectures also will be described.

Secondly, this paper systematically discusses problems about low noise amplifier such as noise optimization, linearity optimization, and input matching optimization at different gain. Furthermore, a wideband variable gain low noise amplifier suitable for multi-standard digital TV receiver system is designed.

Thirdly, after the analysis of current drive passive mixer's performances such as gain, input impedance, noise and nonlinearity is finished, a variable gain current drive passive mixer is designed. It is also suitable for multi-standard digital TV receiver system.

Lastly, the digital TV receiver chip including the RF Front-end designed in this paper is taped out in TSMC 0.18 μ m CMOS process. The measurement results show that the minimum NF is 2.0 dB among the frequency range of 50 ~ 250 MHz and 470 ~ 862 MHz and the maximum NF is 3.5 dB; the gain range of low noise amplifier is from -22 ~ 20 dB with 2 dB/step and the mixer is from 9 ~ 31 dB with 1.5 dB/step; the *IIP*3 at maximum LNA gain mode is -8 dBm and is 27 dBm at minimum LNA gain mode; S11 is smaller than -9.7 dB at different gain among the whole frequency range.

Keywords: Receiver, RF Front-end, Low Noise Amplifier, Mixer, Noise, Linearity, Digital TV

Classification Code: TN432

第一章 绪论

1.1 研究背景

随着人们对高清晰图像和视频的需求越来越大,宽带无线通信技术成为近年 来研究的热点。数字电视由于需要承载几十个甚至上百个频道的信息传输,它需 要在很宽的频带范围内实现,因此也必然要面对宽带通信对设计带来的挑战。数 字电视传输的标准在各个国家和地区可能都不一样,但是其频率范围基本上都是 在 VHF(Very High Frequency, 50~250 MHz)和 UHF(Ultra High Frequency, 470~862 MHz)这两个频段内,设计出覆盖这两个频段的数字电视接收系统就 能满足世界上绝大多数数字电视传输标准的需求[1]。

数字电视接收系统对噪声系数的要求通常高于一般的通信系统[4],这对数字 电视接收系统的射频前端模块提出了不小的挑战。低噪声放大器是决定整个数字 电视接收系统噪声系数的主要模块,近年来有些设计者提出的省略低噪声放大器 的系统架构并不适合用于数字电视接收系统中,因为它们的噪声系数始终很难满 足数字电视接收系统的要求。低噪声放大器的噪声系数和输入匹配的折中关系使 得传统的低噪声放大器很难做到低于 3 dB 的噪声系数,在保证输入匹配的情况 下有效的降低噪声系数仍然是低噪声放大器的设计难点。混频器器作为紧跟在低 噪声放大器之后的模块,虽然它对噪声系数的要求没有低噪声放大器那么高,但 是当低噪声放大器的噪声下降到一定程度之后,它的噪声贡献也会凸显出来,传 统的有源混频器架构由于存在直流电流引起的 1/f 噪声贡献[19]不适合用于零中 频接收机中,取而代之的电流驱动型无源混频器已经受到了越来越多设计者的青 睐。

尽管级联系统的线性度取决于后级模块,但是这并不代表射频前端模块的线 性度可以不受重视。由于宽带系统在整个频带内聚集了非常多的信号,信号的总 输入功率可能非常大,这些信号之间的交调失真很有可能会对有用信号造成干 扰,因此射频前端模块的线性度仍然具有一定的要求。射频前端模块线性度的具 体要求在数字电视传输标准中都有详细的阐述[4]。

由于数字电视接收系统的输入信号功率变化范围很广,因此自动增益控制模 块是必不可少的组成部分,这就要求低噪声放大器和混频器都需要设计成可变增 益的模块。设计出一个基本不受工艺和电源电压变化影响的可变增益低噪声放大 器也面临着不小的难题,在增益变化的同时需要保证输入匹配条件的满足。

综上所述,适用于多标准宽带数字电视接收系统的射频前端电路模块面临着 来自噪声优化、线性度优化、可变增益设计等方面的诸多挑战,设计出一个理想 的射频前端电路需要权衡多方面的考虑。

3

1.2 论文研究内容与贡献

本文围绕射频前端中的两个电路模块——低噪声放大器和混频器展开研究 与设计。文章首先详细分析了射频前端模块中涉及的系统指标,接着分别对低噪 声放大器和混频器展开了详细的分析与设计,最后将设计进行流片并进行测试验 证。本文的主要贡献如下:

- (1) 详细分析了射频前端模块中与噪声相关、与非线性相关以及其它涉及到的系统指标;
- (2) 总结了低噪声放大器中关于噪声优化和非线性优化的相关内容,提出了 一种可变增益情况下输入匹配优化技术;
- (3) 设计了一种适用于多标准数字电视接收系统的低噪声放大器,给出了其中各个模块在设计时的考虑;
- (4) 分析了有源混频器到电流驱动型无源混频器的转变过程以及电流驱动型无源混频器的各方面性能;
- (5) 设计了一种可变增益的电流驱动型无源混频器,期间提出了一种跨导单 元共模反馈环路补偿实现的新方法;
- (6) 将包含本设计的数字电视接收系统芯片在 TSMC 0.18 µm 工艺下流片 验证,最后给出了测试结果。

1.3 论文组织结构

本文的组织结构如下:

第二章介绍了射频前端所涉及的系统指标,包括与噪声相关、与非线性相关 以及级联系统的指标等,最后简单介绍了系统接收机架构的选择。

第三章主要介绍低噪声放大器的研究与设计,开始时先简单回顾了传统共栅 和三种共源低噪声放大器结构存在的问题,接着详细介绍了噪声优化以及线性度 优化的方法并提出了一种可变增益情况下输入匹配优化的方法,最后给出了一种 可变增益的宽带低噪声放大器设计。

第四章阐述射频前端的另一个模块——下变频混频器。首先介绍了混频器从 有源混频器到电流驱动型无源混频器的转变过程,紧接着分析了电流驱动型无源 混频器的各方面性能,最后给出了一种可变增益的电流驱动型无源混频器设计。

第五章给出了芯片实现与仿真测试结果,并将测试结果与近期发表的论文进 行了对比。

第六章是本文的工作总结以及提出的一些研究展望。

4

第二章 射频前端系统指标分析

2.1 一般系统指标分析

评价射频前端系统的性能指标有很多,设计者们一直在与这些指标进行着顽 强地斗争。这些指标之间往往存在不同程度的折中,对于不同的应用,这些指标 的要求也各不相同。本节将对射频前端所涉及的指标进行详细的分析。

2.1.1 与噪声相关的性能指标

任何有用信号之外的信号都可以被认为是噪声。但是通常人们所说的噪声只 代表来源于电路本身所产生的随机信号,这种随机信号叠加在有用信号上对有用 信号造成干扰。从外界环境通过不同的途径叠加到有用信号上的噪声通常被认为 是非线性,与非线性相关的性能指标将在下一小节中阐述,本小节主要阐述与噪 声相关的性能指标。

在射频前端电路中所涉及的噪声的主要组成部分有:热噪声和 1/f 噪声。电 阻和 MOS 管沟道均会产生热噪声,它们的器件噪声模型在[2]中有很详细的论述。在高频时,MOS 管除了会产生沟道热噪声之外,由于沟道电压的扰动通过 栅电容耦合到栅极还会产生栅极电流噪声[3],栅极热噪声的电流可以表示为

$$\overline{I_{ng}^{2}} = 4KT\delta g_{g} \cdot \Delta f \tag{2.1}$$

其中 K为玻尔兹曼常数,T 是温度, δ 是一个经验值,大概在 4~6 之间,参数 g_{α} 的表达式为

$$g_{g} = \frac{\omega^2 C_{gs}^2}{5g_{ds}}$$
(2.2)

其中 ω 为电路工作角频率, C_{gs} 为栅源电容, g_{ds} 为源漏电导。从式(2.1)中可以 看出,电路的工作频率越高,栅源电容越大,栅极热噪声的贡献就越大。1/f 噪 声主要是来自 MOS 管,它的器件噪声模型在[2]中也可以找到。由于 1/f 噪声与 频率成反比,一般只有在 1MHz 以下频率时,它才会显现出来。1/f 噪声在零中 频接收机中处理不好时会大大增加系统的噪声,这点在本章后续部分会再次提 及。

1、噪声系数(NF, Noise Figure)

噪声系数是接收机中衡量噪声最重要也是最常用的系统指标,它是指接收机输入端的信噪比(SNR, Signal-Noise Ratio,有用信号与噪声的功率之比)与输出端信噪比之比,它的表达式为

$$NF = \frac{SNR_{in}}{SNR_{out}}$$
(2.3)

用 dB 的方式表示为

$$NF\big|_{dB} = 10\log\frac{SNR_{in}}{SNR_{out}}$$
(2.4)

对一个无噪声系统来说,其输入信噪比等于输出信噪比,则它的噪声系数为 0 dB,由此可见,噪声系数是一个衡量系统信噪比下降的指标,噪声系数越小, 系统噪声性能越好。计算噪声系数有时并不需要去分别计算系统的输入和输出信 噪比,噪声系数有很多变化的等效表达式,例如

$$NF = \frac{SNR_{in}}{SNR_{out}} = \frac{P_{si} / P_{ni}}{P_{so} / P_{no}} = \frac{P_{no}}{P_{ni} \cdot A_{p}} = \frac{P_{no}}{P_{noi}}$$
(2.5)

在式(2.5)中, P_{si}, P_{ni}, P_{so}, P_{no} 分别表示输入信号功率,输入噪声功率,输出 信号功率,输出噪声功率, A_p表示系统的功率增益。输入噪声功率 P_{ni}是指由信 号源内阻产生的噪声功率在输入端的表现,它与系统的功率增益相乘后得到的 P_{noi}就代表信号源内阻产生的噪声经过系统放大后在输出端所产生的噪声贡献。 总的噪声功率 P_{no}包含两部分:由信号源内阻产生的噪声经过放大后输出的噪声 和系统本身产生的噪声。前者即 P_{noi},如果后者被记为 P_{noo},由式(2.5)可以进一 步得到

$$NF = \frac{P_{\rm noi}}{P_{\rm noi}} = \frac{P_{\rm noi} + P_{\rm noo}}{P_{\rm noi}} = 1 + \frac{P_{\rm noo}}{P_{\rm noi}}$$
(2.6)

式(2.6)显示了噪声系数与系统内部噪声之间的关系。在对系统的噪声系数进行粗略测试时可能会用到这个关系式。

在具体的电路中手工计算噪声系数时,另一种直观的表达式更加适合手工计算。假设信号源内阻为 $R_{\rm S}$,电路内部的等效输出噪声功率为 $\overline{v_{\rm n}^2}$,如图 2-1 所示。



图 2-1 手工计算噪声系数时的等效电路

 $\overline{v_{n,RS}^2}$ 是 R_S 产生的热噪声, A_0 为电路的电压增益,由于电路内部的噪声全部被等

效到输出,此时它是一个无噪声电路(Noiseless Circuit)。假设电路的输入阻抗为 Z_n,则输入信噪比为

$$SNR_{\rm in} = \frac{(v_{\rm in}^2 \cdot \alpha^2) / R_{\rm S}}{(v_{\rm n,RS}^2 \cdot \alpha^2) / R_{\rm S}} = \frac{v_{\rm in}^2}{v_{\rm n,RS}^2}$$
(2.7)

其中 a 是信号源内阻和输入阻抗的分压系数,为 Zin/(Zin + Rs)。输出信噪比为

$$SNR_{out} = \frac{V_{in}^2 \cdot \boldsymbol{\alpha}^2 \cdot \boldsymbol{A}_0^2}{\overline{V_{n,RS}^2} \cdot \boldsymbol{\alpha}^2 \cdot \boldsymbol{A}_0^2 + \overline{V_n^2}}$$
(2.8)

根据式(2.7)和(2.8),噪声系数的表达式可以进一步被化简为

$$NF = \frac{v_{in}^{2}}{\overline{v_{n,RS}^{2}}} \cdot \frac{\overline{v_{n,RS}^{2}} \cdot \alpha^{2} \cdot A_{0}^{2} + \overline{v_{n}^{2}}}{v_{in}^{2} \cdot \alpha^{2} \cdot A_{0}^{2}} = 1 + \frac{\overline{v_{n}^{2}}}{\alpha^{2} \cdot A_{0}^{2}} \cdot \frac{1}{\overline{v_{n,RS}^{2}}}$$
(2.9)

值得注意的一点是,式(2.9)中 $\overline{v_n^2}$ 仅仅是由电路内部产生的噪声功率,并不是输出端的噪声总功率,它只是输出端噪声总功率的一部分,另一部分是由于信号源内阻 R_s 的噪声经过放大后在输出端的体现,式(2.8)的分母部分才是输出端的噪声总功率。由于 $\alpha \cdot A_0$ 表示从 v_{in} 到 v_{out} 的总电压增益,如果它被记为 A_V ,表达式(2.9)可以写成

$$NF = 1 + \frac{\overline{v_n^2}}{4KTR_s \cdot A_v^2}$$
(2.10)

这就是设计者在进行手工计算时常用的一个噪声系数的表达式。这里的输出噪声使用噪声电压来表示的,在某些特定的场合下,如果输出噪声是用噪声电流来表示的,结合电路的输出阻抗 Zout,可以进行如下推导

$$NF = 1 + \frac{\overline{v_n^2}}{4KTR_s \cdot A_v^2} = 1 + \frac{\overline{i_n^2} \cdot Z_{out}^2}{4KTR_s \cdot A_v^2}$$
(2.11)

$$=1+\frac{\overline{i_{n}^{2}}}{4KTR_{s}}\cdot\frac{V_{out}^{2}}{Z_{out}^{2}}\cdot\frac{1}{V_{in}^{2}}=1+\frac{\overline{i_{n}^{2}}}{4KTR_{s}}\cdot G_{m}^{2}$$
(2.12)

其中 G_m 为从 v_in 处看到等效输入跨导, $\overline{i_n^2}$ 为电路内部的等效输出电流噪声功率。 需要特别指出的是,上述所有噪声系数的表达式都与电路输入是否匹配没有关 联。

2、灵敏度(Sensitivity)

灵敏度与噪声的关系如此密切,所以这个系统指标被放在与噪声相关的系统 指标中进行讨论。接收机的灵敏度是指接收机能够正确接收的最小信号功率,所 谓能够正确接收是指在接收很小功率的输入信号时仍然能够满足系统的输出信 噪比要求,这个信噪比要求与信号的调制和解调方式有关。在数字电视接收系统 中,不同的标准和不同的调制方式对输出信噪比的要求可以在[4]中找到。根据噪 声系数的表达式(2.3),可以推出以下等式

$$P_{\rm si} = P_{\rm ni} \cdot NF \cdot SNR_{\rm out} \tag{2.13}$$

其中 P_{si}和 P_{ni}表示单位赫兹下输入信号功率和输入噪声功率,将式(2.13)等号两边同时在信号带宽 B(单位是赫兹)内积分可以得到总的输入信号功率 P_{si,tot}为

$$P_{\rm si,tot} = P_{\rm ni} \cdot NF \cdot SNR_{\rm out} \cdot B \tag{2.14}$$

以 dB 和 dBm 的方式表示,式(2.14)可以表示成

$$P_{\rm si,tot}\Big|_{\rm dBm} = P_{\rm ni}\Big|_{\rm dBm/Hz} + NF\Big|_{\rm dB} + SNR_{\rm out}\Big|_{\rm dB} + 10\log B$$
(2.15)

如果在已知最小要求的输出信号比 SNR_{out,min} 的情况下,由式(2.15)就可以得出 灵敏度 P_{sen} 的表达式

$$P_{\text{sen}}\Big|_{\text{dBm}} = P_{\text{ni}}\Big|_{\text{dBm/Hz}} + NF\Big|_{\text{dB}} + 10\log B + SNR_{\text{out,min}}\Big|_{\text{dB}}$$
(2.16)

在式(2.16)中, *P*_{ni}|_{dBm/Hz}参数的大小在之前计算输入信噪比时曾经被提及,由于 信号源的内阻 *R*_s的噪声功率是 *4KTR*_s,在接收机的输入完全匹配的情况下,输 入噪声功率的表达式为

$$P_{\rm ni}\Big|_{\rm dBm/Hz} = \frac{\left(v_{\rm n,RS}/2\right)^2}{R_{\rm s}} = \frac{\overline{v_{\rm n,RS}^2}}{4R_{\rm s}} = KT$$
 (2.17)

在常温下,接收机输入匹配时的输入噪声功率 KT 的值为-174 dBm/Hz。

3、噪声基底(Noise Floor)

在对芯片进行测试时,设计者们经常会提到噪声基底的概念。噪声基底通常 有输入噪声基底和输出噪声基底之分,输出噪声基底只需要将输入噪声基底加上 增益的值即可得到,因此这里只讨论输入噪声基底。输入噪声基底是指系统输入 端的积分噪声总功率,它与系统的噪声系数、信号带宽和输入噪声功率有关。关 于它的推导仍然可以使用图 2-1 来说明,注意这里的"系统输入端"是指 V_{in},它 的噪声总功率 *P*_{ni,tot}为

$$P_{\rm ni,tot} = \frac{P_{\rm no}}{A_{\rm v}} = \frac{P_{\rm no}}{P_{\rm so} / P_{\rm si}} = \frac{P_{\rm si} / P_{\rm ni}}{P_{\rm so} / P_{\rm no}} \cdot P_{\rm ni} = NF \cdot P_{\rm ni}$$
(2.18)

将式(2.18)等号两边同时在信号带宽 B 内积分,可以推出 Noise Floor 用 dBm 表示的表达式为

Noise
$$Floor\Big|_{dBm} = P_{ni}\Big|_{dBm/Hz} + NF\Big|_{dB} + 10\log B$$
 (2.19)

可以看出,噪声系数的值将被直接叠加到噪声基底的表达式中,在匹配时 *P*nildBm/Hz的值是确定的,如果带宽固定,噪声基底只与噪声系数有关。值得注意 的是,式(2.16)中等式右边的前三项就是噪声基底,所以有时候也将灵敏度表述 为输入噪声基底与要求的输出最小信噪比之和。由于输出噪声基底的值可以在频 谱仪中直接读出,它减去增益后就可以得到输入噪声基底,所以有时候在没有更 好的噪声系数测试仪器的情况下可以利用式(2.19)粗略估计噪声系数的值。

2.1.2 与非线性相关的性能指标

非线性通常可以分为静态非线性和动态非线性,静态非线性是指电路的输出 响应与电路输入端或者输出端过去的状态无关,即电路中不包含有储能元件,动 态非线性则正好相反。静态非线性电路的分析只需要采用幂级数的方法即可以, 而动态非线性则需要采用沃尔特拉级数的方法进行分析。绝大多数的模拟射频电 路都可以被近似认为是静态非线性电路,通过幂级数的方法来分析它们通常可以 获得很好直观性,这对于用来指导设计非常重要。沃尔特拉级数的方法虽然比幂 级数的方法能获得更高的精度,但是由于其较高的复杂性和较差的直观性通常很 少在电路分析时使用。本小节将使用幂级数的方法分析与非线性相关的一些性能 指标。

理解非线性的来源对于从根本上弄清非线性的本质是很有帮助的,对于静态 非线性而言,非线性的几个主要来源如图 2-2 所示,它们分别是: (a) 非线性电 阻, (b) 非线性电导, (c) 非线性跨导, (d) 多维非线性跨导。在动态非线性电路 中的非线性来源可能还有非线性电容和电感,在此不作讨论。在 CMOS 工艺中,



图 2-2 静态非线性的主要来源

由于经常使用 MOS 管将电压转换成电流,因此跨导的非线性是经常遇到的问题, 例如用于放大的 MOS 管的跨导就是一个多维跨导非线性问题。以输出电流 *i*out(*t*) 受控于 vin(t)的非线性模型为例,它的幂级数的展开为

$$i_{\text{out}}(t) = g_1 \cdot v_{\text{in}}(t) + K_{2g_1} \cdot v_{\text{in}}^2(t) + K_{3g_1} \cdot v_{\text{in}}^3(t) + \dots$$
(2.20)

其中 g_1 、 K_{2g_1} 、 K_{3g_1} 分别为一次项、二次项、三次项系数,它们的大小分别为

$$g_{1} = \frac{\partial i_{\text{out}}(t)}{\partial v_{\text{in}}(t)}\Big|_{v_{\text{in}}=0}$$
(2.21)

$$K_{2g_{1}} = \frac{1}{2} \frac{\partial^{2} i_{\text{out}}(t)}{\partial \left(v_{\text{in}}(t) \right)^{2}} \bigg|_{v_{\text{in}}=0}$$
(2.22)

$$K_{3g_{1}} = \frac{1}{6} \frac{\partial^{3} i_{\text{out}}(t)}{\partial \left(v_{\text{in}}(t) \right)^{3}} \bigg|_{v_{\text{in}}=0}$$
(2.23)

其中 v_{in} = 0 实际上是表示电路的直流偏置点。对于弱非线性而言,将幂级数展 开至三次项为止就足够用来描述系统的非线性,因此在后续的分析中,幂级数展 开被认为只包含前三次项系数。

2.1.2.1 单频点激励下的非线性指标

当输入信号 ν_{in} 为单频点信号 Acos(ω₀t)时,将它代入式(2.20)后化简可以得 到

$$i_{out}(t) = \frac{1}{2} K_{2g_1} A^2 + \left(g_1 A + \frac{3}{4} K_{3g_1} A^3\right) \cos(\omega_0 t) + \frac{1}{2} K_{2g_1} A^2 \cos(2\omega_0 t) + \frac{1}{4} K_{3g_1} A^3 \cos(3\omega_0 t) + \cdots$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.24)$$

$$(2.$$

图 2-3 单频点激励下的输出频谱示意图

图 2-3 给出了单频点激励下的输出频谱示意图,其中箭头上方括号内的数字代 表各次项的系数,例如在 ω₀频率处的幅值既包含一次项系数又包含三次项系数, 当然在幂级数展开至更高次项时它还包含五次、七次以及所有奇次项的系数。奇 次频率处的信号幅度只与奇次项系数有关,偶次频率处信号同样如此。当输入单 频点信号时,在输出端产生了新的频率成分,在直流、两倍频和三倍频处都存在 一定功率强度的信号,这就是所谓的非线性失真。

1、1 dB 增益压缩点

由于在式(2.24)中 $\cos(\omega_0 t)$ 的系数是 $g_1A + \frac{3}{4}K_{3g_1}A^3$,当 K_{3g_1} 与 g_1 的系数符号 相反时,随着信号幅值 A 的增加,增益将会被减小,这种现象就被称为增益压 缩现象,而 MOS 管恰好符合 K_{3g_1} 与 g_1 系数符号相反的特性[7]。设计者通常用 1 dB 增益压缩点来表征这种非线性,它是指随着输入信号幅度的增加,实际增益 与理想线性情况下的增益相差 1 dB 时所对应的信号幅度大小,由此可以列出以 下式子

$$20\log\left|g_{1} + \frac{3}{4}K_{3g_{1}}A_{n,1dB}^{2}\right| = 20\log\left|g_{1}\right| - 1\,dB$$
(2.25)

求解式(2.25)可以得出 Ain,1dB 的大小为

$$\mathcal{A}_{\text{in,1dB}} = \sqrt{0.145 \left| \frac{g_1}{K_{3g_1}} \right|} \tag{2.26}$$

式(2.26)给出的是输入信号峰值的大小,若需要将它换算成 50 欧姆阻抗对应的 功率值,可以使用以下变换等式

$$\left. \mathcal{A}_{\text{in,1dB}} \right|_{\text{dBm}} = 20 \log \left(\left. \mathcal{A}_{\text{in,1dB}} \right|_{\text{p}} \right) + 10 \text{ dB}$$
(2.27)

其中 $A_{n,1dB}|_{p}$ 代表 1 dB 压缩点的峰值,在推导式(2.27)时需要注意的是,计算功率时使用的是信号有效值。

2、谐波失真(HD, Harmonic Distortion)

输入单频点信号,得到的频谱却不仅仅只有输入频点的信号(也叫基频信号),还有二倍频、三倍频等信号,谐波失真就是用来评价这些干扰信号对有用 信号的影响程度,它表示处于各次谐波频率处的幅值与基频信号幅值之比,由于 基频成分中³/₄K₃₉,A³在弱非线性时非常小,所以在计算时它可以被忽略。由式 (2.24)可以得出二次谐波失真 HD₂和三次谐波失真 HD₃分别为

$$HD_2 = \frac{1}{2}A \left| \frac{K_{2g_1}}{g_1} \right|$$
(2.28)

$$HD_{3} = \frac{1}{4}A^{2} \left| \frac{K_{3g_{1}}}{g_{1}} \right|$$
(2.29)

3、总谐波失真(THD, Total Harmonic Distortion)

总谐波失真是一个用来评价高精度运放输出频谱纯净度的参数,它能够准确 的反映输出信号与单一频点正弦信号的相似程度。总谐波失真的定义是:除基频 之外的所有谐波功率的总和与基频功率之比[2]。对于只考虑三阶非线性的情况 下,总谐波失真的表达式为

$$THD = \frac{\left(\frac{1}{2}K_{2g_{1}}A^{2}\right)^{2} + \left(\frac{1}{4}K_{3g_{1}}A^{3}\right)^{2}}{\left(g_{1}A + \frac{3}{4}K_{3g_{1}}A^{3}\right)^{2}}$$
(2.30)

2.1.2.2 双频点激励下的非线性指标

双频点激励下的非线性测试是数字电视接收系统芯片最重要的测试内容之一,它能够反映当存在外界干扰信号时系统能否达到相应的性能指标。假设输入 信号 V_{in}为 ω₁和 ω₂频点处两个幅值相同的余弦信号叠加,即

$$v_{\rm in}(t) = A\cos(\omega_1 t) + A\cos(\omega_2 t) \tag{2.31}$$

将式(2.31)代入式(2.20)后可以得到

$$\begin{split} \dot{i}_{\text{out}}(t) &= \mathcal{K}_{2g_{1}} A^{2} + \left(g_{1} A + \frac{9}{4} \mathcal{K}_{3g_{1}} A^{3}\right) \left[\cos(\omega_{1} t) + \cos(\omega_{2} t)\right] \\ &+ \frac{1}{2} \mathcal{K}_{2g_{1}} A^{2} \left[\cos(2\omega_{1} t) + \cos(2\omega_{2} t)\right] \\ &+ \frac{1}{4} \mathcal{K}_{3g_{1}} A^{3} \left[\cos(3\omega_{1} t) + \cos(3\omega_{2} t)\right] \\ &+ \mathcal{K}_{2g_{1}} A^{2} \left[\cos(\omega_{1} + \omega_{2})t + \cos(\omega_{1} - \omega_{2})t\right] \\ &+ \frac{3}{4} \mathcal{K}_{3g_{1}} A^{3} \left[\cos(2\omega_{1} - \omega_{2})t + \cos(\omega_{1} - 2\omega_{2})\right] \\ &+ \frac{3}{4} \mathcal{K}_{3g_{1}} A^{3} \left[\cos(2\omega_{1} + \omega_{2}) + \cos(2\omega_{2} + \omega_{1})\right] \end{split}$$
(2.32)

当输入两个不同频点信号时,在输出端产生了更多组合频点的信号,在这些组合频点信号中,有的频点因与基频信号相隔比较远而可以被滤波器滤除,例如 2ω₁、 ω₁ + ω₂等频点,但是有的频点却在输入信号附近而严重干扰输入信号,例如 2ω₁ - ω₂ 频点,当输入信号的两个频点相隔很近的时候,这个频点也会与输入信号 的两个频点相隔很近。图 2-4 给出了相同幅度的双频点激励下输出频谱示意图, 各个频点信号大小以及它们之间的位置关系均在图中标出,图中还标出了二次谐 波失真(*HD*₂)和三次谐波失真(*HD*₃)的大小,需要指出的是,本文将谐波失真归纳 为单频点激励下的性能参数并不代表在双频点激励下不存在谐波失真,双频点激 励时每一个频点都有自己的谐波失真。图中的 *IMD*2 和 *IMD*3 参数会在接下来阐 述。

12



图 2-4 双频点激励下输出频谱示意图

1、1 dB 减敏点

减敏(Desensitization)现象是指当输入一个小的有用信号时,在其它频点处同时有一个大信号干扰(Blocker)存在会造成有用信号增益下降。它的输出响应有别于本文前面所提到的当输入是两个相同幅值的小信号时的输出响应,分析时应该假设输入信号为两个不同频点不同幅值的余弦信号的叠加,其表达式为

$$v_{\rm in}(t) = A_1 \cos(\omega_1 t) + A_2 \cos(\omega_2 t) \tag{2.33}$$

而且此时 A₁cos(ω₁t)是有用小信号, A₂cos(ω₂t)是干扰大信号, 所以 A₂>>A₁。将 式(2.33)代入式(2.20)后, 如果只保留有用信号频点的幅值, 则有

$$i_{\text{out}}(t) = \left(g_1 + \frac{3}{4}K_{3g_1}A_1^2 + \frac{3}{2}K_{3g_1}A_2^2\right)A_1\cos(\omega_1 t) + \cdots$$
(2.34)

由于 A2>>A1, 式(2.34)可以进一步化简为

$$i_{\text{out}}(t) = \left(g_1 + \frac{3}{2}K_{3g_1}A_2^2\right)A_1\cos(\omega_1 t) + \cdots$$
 (2.35)

与 1 dB 压缩点类似, 1 dB 减敏点是由于与输入信号不同频点处的大信号干扰存 到导致有用信号增益下降 1 dB 所对应的干扰信号的幅值,用类似的方法可以算 出 1 dB 减敏点为:

$$B_{\rm in,1dB} = \sqrt{0.0725 \left| \frac{g_1}{K_{\rm 3g_1}} \right|}$$
(2.36)

这里的B_{in,1dB}是指干扰信号(Blocker)的幅值,这点需要与1dB压缩点相区分,但 是1dB减敏点在表达式上与1dB压缩点很相似,1dB压缩点是1dB减敏点的√2 倍,如果用dB来表示的话,两者相差3dB。当存在滤波器抑制干扰信号的情况 下,滤波器的抑制量会直接加到1dB减敏点的表达式中[5],它是一个用来评价 系统受大信号干扰情况下性能的参数。

2、交调失真(IMD, Intermodulation Distortion)

双频点激励下输出端产生的非基频频率成分中,除了谐波失真频点之外,剩

13

余的频点都为交调失真频点,与谐波失真类似,评价这些频点的信号对有用信号的影响程度的参数是 *IMD*_n(Intermodulation Distortion,有些资料中也将它记为 *IM*_n,本文将 *IM*_n记为各阶交调失真频点处的幅值,注意区分二者),其中 n 代表 阶数,它的定义为各阶交调失真频点信号的幅值与基频信号幅值之比,由式(2.32) 可以得出

$$IMD_2 = \left|\frac{K_{2g_1}}{g_1}\right|A \tag{2.37}$$

$$IMD_{3} = \frac{3}{4} \left| \frac{K_{3g_{1}}}{g_{1}} \right| A^{2}$$
 (2.38)

将式(2.37)、(2.38)与式(2.28)、(2.29)比较,可以发现 *IMD*₂ 是 *HD*₂的两倍, *IMD*₃ 是 *HD*₃的三倍,于是在图 2-4 中出现了 6 dB 和 9.54 dB 两个数值。有一个有趣 的现象值得一提,当输入信号幅度 A 每增加 1 dB 时,输出基频信号幅度增加 1 dB, *IMD*₃增加 2 dB, *IM*₃增加 3 dB, 但是 *IMD*₂增加 1 dB, *IMD*₃增加 2 dB。

3、输入二阶交调截点(*IIP*2, Input Second Intercept Point)和输入三阶交调截 点(*IIP*3, Input Third Intercept Point)

系统的交调失真量是一个随着系统的输入信号幅度大小变化而变化的量,用 它来表征系统的交调非线性时不方便各个系统之间的相互比较,于是就有了输入 二阶交调截点和输入三阶交调截点这两个参数的诞生。前面已经提到,输入信号 幅度每增加1dB,输出基频信号增加1dB,*IM*2增加2dB,*IM*3增加3dB,随 着输入信号幅度的逐渐增加,*IM*2和*IM*3如果继续以这种趋势增加就有会与输出 基频信号相等,而这两个"相等"的点所对应的输入信号的幅值就是*IIP*2和*IIP*3, 对应的输出信号幅度是*OIP*2(Output Second Intercept Point)和*OIP*3(Output Third Intercept Point),令式(2.37)和(2.38)等于1后可以算出*IIP*2和*IIP*3的大 小为

$$A_{\text{IP2}} = \left| \frac{g_1}{K_{2g_1}} \right|$$

$$A_{\text{IP3}} = \sqrt{\frac{4}{3}} \left| \frac{g_1}{K_{3g_1}} \right|$$
(2.39)
(2.40)

式中 A_{IIP2}和 A_{IIP3}代表信号的峰值。可以看出,这两个参数只与幂级数的展开系数有关。比较式(2.40)和(2.26)时会发现,两者仅仅相差一个倍数的关系,可以很容易算出,如果以 dBm 来表示,*IIP3*要比 1 dB 压缩点大 9.6 dBm,因此当输入信号幅度到达 A_{IIP3}值时,增益已经被严重压缩。所以这里需要注意的是,*IIP2*和 *IIP3*并不是一个直接测量的值,实际的非线性会使得输入信号还没有达到 A_{IIP3}

大小时就使得基频输出和交调输出压缩严重,如图 2-5 所示,在对数坐标系中,基频输出信号(Fundamental)的斜率是 1 dB/dB, *IM*3 信号的斜率是 3 dB/dB,两条固定斜率的延长线的交点所对应的输入信号即为 *IIP*3 的值,对应的输出信号值为 *OIP*3, *IIP*2 也有类似的图形,只不过 *IM*2 信号的斜率是 2 dB/dB。



图 2-5 IIP3 实际测试图

在测试中,如果已知当前的输入信号功率就可以通过所获得的 IM₂和 IM₃的 值来计算 IIP2 和 IIP3 的大小,由式(2.37)、(2.38)、(2.39)和(2.40)可以推出

$$A_{\rm IIP2} = A \cdot \frac{1}{IMD_2} \tag{2.41}$$

$$A_{\rm IP3} = A \cdot \frac{1}{\sqrt{IMD_3}}$$
(2.42)

如果以 dBm 形式表示,可以进一步得到

$$P_{\rm IIP2} = P_{\rm in} - P_{\rm IMD2} \tag{2.43}$$

$$P_{\rm IIP3} = P_{\rm in} - \frac{1}{2} P_{\rm IMD3}$$
 (2.44)

其中 *P*_{IIP2}、*P*_{IIP3}、*P*_{In}、*P*_{IMD2}、*P*_{IMD3} 都是它们各自的功率值,单位均为 dBm。 在运用式(2.43)和(2.44)时有一个前提,两个输入频点信号的幅度必须相同。

以上所讨论的二阶交调截点和三阶交调截点仅仅局限于频带内的各个信道 之间的非线性干扰,带外的两个干扰信号也有可能产生交调成分而影响带内信 号,而且这两个带外干扰信号幅度未必相等,如图 2-6 所示。如果两个输入频 点信号幅度不同时,不能使用式(2.43)和式(2.44)来计算带外 *IIP2* 和 *IIP3* 的大小, 但是可以将两个不同幅度的信号等效成带内两个相同幅度的信号。假设输入信号 为式(2.33),将它代入式(2.20)后可以得到以下幂级数展开表达式

$$I_{out}(t) = \left(\frac{3}{2}K_{3g_{1}}A_{1}A_{2}^{2} + \frac{3}{4}K_{3g_{1}}A_{1}^{3} + g_{1}A_{1}\right)\cos(\omega_{1}t) + \left(\frac{3}{2}K_{3g_{1}}A_{1}^{2}A_{2} + \frac{3}{4}K_{3g_{1}}A_{2}^{3} + g_{1}A_{2}\right)\cos(\omega_{2}t)$$

$$+ \frac{3}{4}K_{3g_{1}}A_{1}^{2}A_{2}\cos[(2\omega_{1} - \omega_{2})t] + \frac{3}{4}K_{3g_{1}}A_{1}A_{2}^{2}\cos[(2\omega_{2} - \omega_{1})t] + \cdots$$

$$In Band$$

$$IMD_{3}$$

$$Im Band$$

$$IMD_{3}$$

$$Im Band$$

图 2-6 带外两个不同幅度的非线性输入情况下输出频谱示意图 对比等式(2.45)和等式(2.32)中在 2ω₁ – ω₂频点处的系数可以发现,如果令

$$A_{\rm in,eff} = \sqrt[3]{A_1^2 A_2}$$
(2.46)

在 $2\omega_1 - \omega_2$ 频点处的交调量可以认为是由两个幅度都为 $A_{in,eff}$ 的带内输入信号产生的交调量,如图 2-6 所示中,在 ω_3 和 ω_4 两个频点的带内信号同样会产生在 $2\omega_1 - \omega_2$ 频点处的交调量,此时带外 *IIP*3 的表达式用 dBm 来表示为

$$P_{\text{IIP3,OB}} = P_{\text{in,eff}} - \frac{1}{2} P_{\text{IMD3}}$$
(2.47)

$$P_{\rm in,eff} = \frac{2}{3}P_{\rm in1} + \frac{1}{3}P_{\rm in2}$$
(2.48)

其中 P_{in1} 和 P_{in2} 是在 ω₁ 和 ω₂ 两个频点处的输入信号功率,在计算 P_{IMD3} 时需要 先利用式(2.48)求出 ω₃ 和 ω₄ 两个频点处的等效输出功率。注意图 2-6 中两个带 外信号在频带的右边,当它们在频带的左边时,等效带内输入信号幅度计算公式 应该为

$$A_{\rm in,eff} = \sqrt[3]{A_1 A_2^2}$$
 (2.49)

计算带外 IIP2 时有类似的方法,在此不再赘述。

2.1.3 其它指标

在射频集成电路设计中,设计者除了会遇到上述所提到的噪声和非线性相关的指标之外,还可能会遇到一些其它指标。本小节简单介绍一下输入反射损耗、 信号噪声失真比和动态范围的概念。

1、输入反射损耗(Input Return Loss)

输入反射损耗是用来评价射频芯片输入端匹配程度的参数,它与 S 参数中

的 S11 是等效的,假设信号源内阻为 R_s,射频芯片的输入阻抗为 Z_{in},则 S11 用 dB 来表示时的表达式为

$$S11|_{dB} = 20\log \left| \frac{Z_{in} - R_{s}}{Z_{in} + R_{s}} \right|$$
 (2.50)

一般来说,射频芯片都要求 S11 在-10 dB 以下。在保证输入匹配的情况下同时获得很好的噪声特性是低噪声放大器设计的难点。

2、信号噪声失真比(SNDR, Signal to Noise and Distortion Ratio)

由于失真信号本身也是一种噪声,当这个失真信号已经超过噪声功率时,如 果此时仍然使用信噪比来衡量系统的性能就不是那么合理了,因为此时失真对信 号的干扰更加严重。为了同时评价噪声和非线性对信号的干扰,引入信号噪声失 真比的概念,它的定义为

$$SNDR\Big|_{in} = \frac{P_{in}}{P_{ni} + P_{di}}$$
(2.51)

其中 P_{in} 代表输入信号功率, P_{ni} 代表等效输入噪声功率, P_{di} 代表等效输入非线性功率,这个非线性通常是指等效输入 *IM*3 的功率,如果二阶非线性在系统中占主要,它也可以是指等效输入 *IM*2 的功率。很显然,在输出端也存在相同的 *SNDR*,只是式(2.51)中所有的功率值都代表输出的值,它与输入 *SNDR* 大小是相同的。

3、动态范围(DR, Dynamic Range)

动态范围在射频设计中是指能够正确处理的信号功率范围,它的上限一般是 指增益下降1dB所对应的输入信号功率,下限是灵敏度。这个动态范围在定义 时没有考虑非线性的因素,当信号功率增加到一定程度时,非线性会严重影响系 统的性能。于是设计者重新将上限定义为:双频点信号激励下三阶交调频点处的 信号功率等于系统的输出噪声基底时所对应的输入信号功率。设计者们通常把这 种动态范围称为无杂散动态范围(SFDR, Spurious-free Dynamic Range)。由式 (2.44)可以导出

$$P_{\rm IIP3} = P_{\rm in} - \frac{1}{2} P_{\rm IMD3}$$
(2.52)

$$= P_{\rm in} - \frac{1}{2} \left(P_{\rm out} - P_{\rm IM3,out} \right)$$
(2.53)

$$= P_{\rm in} - \frac{1}{2} (P_{\rm in} - P_{\rm IM3,in}) = \frac{3P_{\rm in} - P_{\rm IM3,in}}{2}$$
(2.54)

其中 P_{IM3,in} 为等效输入三阶交调频点功率值,它与 P_{IM3,out} 相差一个系统增益, 由式(2.54)可以进一步推出

$$P_{\rm in} = \frac{2P_{\rm IIP3} + P_{\rm IM3,in}}{3}$$
(2.55)

三阶交调频点处的信号功率等于系统输出噪声基底时所对应的输入信号功率也可以被认为是——等效输入三阶交调频点功率值等于系统输入噪声基底所对应的输入信号功率,由式(2.19)噪声基底的表达式,可得出在输入匹配时 SFDR 的上限 Pmax 为

$$P_{\max} = \frac{2P_{\text{IIP3}} + \left(-174 \text{ dBm} + NF + 10\log B\right)}{3}$$
(2.56)

再由式(2.16)中灵敏度的表达式可以得出 SFDR 的表达式为

$$SFDR|_{dB} = \frac{2(P_{IIP3} + 174 \text{ dBm} - NF - 10 \log B)}{3} - SNR_{out,min}$$
 (2.57)

将 SFDR、IIP3、OIP3、灵敏度、噪声基底这些参数同时在一张图中展示的情况 如图 2-7 所示。





2.2 级联系统指标分析

由于在接收系统中涉及到多个模块之间的级联,因此系统在级联之后的性能 才是系统在测试端表现出来的性能,研究级联系统的指标对于将仿真结果与测试 结果相对应起来具有重要的意义。本节将介绍几个重要的参数在系统级联之后的 特点,在分析时,先以两级系统为例进行推导,然后将推导结论延伸到多级系统。 两级级联系统分析时的示意图如图 2-8 所示,其中 a_1 、 a_2 、 a_3 和 β_1 、 β_2 、 β_3 分 别为第一级和第二级幂级数展开的各次项系数, R_8 为信号源内阻, $\overline{v_{n1}^2}$ 和 $\overline{v_{n2}^2}$ 为



各级等效输出噪声, x(t)为第一级实际输入信号, vo1(t)、vo2(t)为各级输出信号。

图 2-8 两级级联系统

在接收系统中,第一级通常为低噪声放大器,第二级为下变频混频器,由于 二者之间的接口不需要进行阻抗匹配,所以在图 2-8 中并没有将第一级的输出 阻抗和第二级的输入阻抗标示出来,第一级输出的电压信号通常被直接加到第二 级输入上。*x(t)、v*o1(*t*)和 *v*o2(*t*)三者之间的关系为(只考虑三次非线性)

$$V_{o1}(t) = \alpha_1 x(t) + \alpha_2 (x(t))^2 + \alpha_3 (x(t))^3$$
(2.58)

$$v_{o2}(t) = \beta_1 v_{o1}(t) + \beta_2 \left(v_{o1}(t) \right)^2 + \beta_3 \left(v_{o1}(t) \right)^3$$
(2.59)

将式(2.58)代入(2.59)后可以得到

$$v_{o2}(t) = \alpha_1 \beta_1 \cdot x(t) + (\alpha_2 \beta_1 + \alpha_1^2 \beta_2) \cdot (x(t))^2 + (\alpha_3 \beta_1 + 2\alpha_1 \alpha_2 \beta_2 + \alpha_1^3 \beta_3) \cdot (x(t))^3 + \cdots$$
(2.60)

其中只列出了前三次项的系数。

2.2.11 dB 增益压缩点级联分析

根据式(2.60)中级联系统的表达式,再结合前面关于单个模块 1 dB 压缩点的分析,可以得出两级级联系统 1 dB 压缩点的表达式为

$$\mathcal{A}_{\text{in,1dB}} = \sqrt{0.145 \frac{\alpha_1 \beta_1}{\alpha_3 \beta_1 + 2\alpha_1 \alpha_2 \beta_2 + \alpha_1^3 \beta_3}}$$
(2.61)

将等式(2.61)改写成

$$\frac{1}{A_{\text{in,1dB}}^2} = \frac{1}{0.145} \cdot \left| \frac{\alpha_3}{\alpha_1} + \frac{2\alpha_2\beta_2}{\beta_1} + \frac{\alpha_1^2\beta_3}{\beta_1} \right|$$
(2.62)

通过仔细追溯两级级联系统输出三次项系数的来源可以发现[7],由于涉及到与非 常高的频率之间的混频,式(2.62)等式右边绝对值内第二项可以忽略。在前文的 讨论中已经分析了第一级和第二级各自的1dB压缩点为

$$A_{\rm in1,1dB} = \sqrt{0.145 \left| \frac{\alpha_1}{\alpha_3} \right|}$$
(2.63)

$$\mathcal{A}_{\text{in2,1dB}} = \sqrt{0.145 \left| \frac{\beta_1}{\beta_3} \right|}$$
(2.64)

由式(2.62)、(2.63)和(2.64)可以推出

$$\frac{1}{A_{\text{in,1dB}}^2} \approx \frac{1}{A_{\text{in1,1dB}}^2} + \frac{\alpha_1^2}{A_{\text{in2,1dB}}^2}$$
(2.65)

两级模块级联后,它的1dB 压缩点可以看成是第一级模块的1dB 压缩点与第二 级模块的等效1dB 压缩点的并联,第二级模块的等效1dB 压缩点为第二级模块 本身的1dB 压缩点除以第一级模块的增益。由于第二级模块的1dB 压缩点需要 除以第一级的增益,所以级联系统的1dB 压缩点主要取决于后级模块。对于多 级模块级联的情况,它的1dB 压缩点为

$$\frac{1}{A_{\text{ln,1dB}}^2} \approx \frac{1}{A_{\text{ln1,1dB}}^2} + \frac{A_{\text{V1}}^2}{A_{\text{ln2,1dB}}^2} + \frac{A_{\text{V1}}^2 A_{\text{V2}}^2}{A_{\text{ln3,1dB}}^2} + \cdots$$
(2.66)

其中 A_{v1}和 A_{v2}为第一级模块和第二级模块本身的增益。由于在芯片的最前端涉 及输入匹配的问题,因此上述得出的 1 dB 压缩点等效到输入信号 v_{in}时需要减小 6 dB(假设输入完美匹配的情况下)。

2.2.2 线性度级联分析

沿着计算级联系统 1 dB 压缩点的思路,很容易由式(2.60)得出两级级联系 统的 *IIP*2 和 *IIP*3 分别为

$$\mathcal{A}_{\text{IP2}} = \left| \frac{\alpha_1 \beta_1}{\alpha_2 \beta_1 + \alpha_1^2 \beta_2} \right|$$
(2.67)

$$\boldsymbol{A}_{\text{IP3}} = \sqrt{\frac{4}{3} \left| \frac{\alpha_1 \beta_1}{\alpha_3 \beta_1 + 2\alpha_1 \alpha_2 \beta_2 + \alpha_1^3 \beta_3} \right|}$$
(2.68)

可以将它们与各级模块本身的 IIP2 和 IIP3 联系起来,表达式为

$$\frac{1}{A_{\text{IP2}}^2} = \frac{1}{A_{\text{IP2,1}}^2} + \frac{\alpha_1^2}{A_{\text{IP2,2}}^2}$$
(2.69)

$$\frac{1}{A_{\text{IP3}}^2} \approx \frac{1}{A_{\text{IP3,1}}^2} + \frac{\alpha_1^2}{A_{\text{IP3,2}}^2}$$
(2.70)

可以看出, IIP2、IIP3 和 1 dB 压缩点具有同样的级联特性, 对于更多级系统的 IIP2 和 IIP3 的级联的表达式与式(2.66)是类似的, 此处不再单独列出。值得一提

的是,当 IIP2 和 IIP3 等效到输入信号 vin 时,仍然需要减去 6 dB(或者幅值减半)。

2.2.3 噪声系数级联分析

可以通过先计算整体两级系统的噪声系数来找到它与各个单独模块噪声系数的关系,由图 2-8 可知系统整体增益为

$$A_{\rm v} = \frac{R_{\rm in}}{R_{\rm in} + R_{\rm S}} \cdot \alpha_1 \cdot \beta_1 \tag{2.71}$$

系统输出端的总噪声为

$$\overline{\boldsymbol{v}_{n,out}^2} = \overline{\boldsymbol{v}_{n2}^2} + \overline{\boldsymbol{v}_{n1}^2} \cdot \boldsymbol{\beta}_1^2$$
(2.72)

根据前文中关于噪声系数的推导可以得出两级级联系统的噪声系数为

$$NF_{\rm tot} = 1 + \frac{\overline{v_{\rm n,out}^2}}{4KTR_{\rm s} \cdot A_{\rm V}^2}$$
(2.73)

$$=1+\frac{\overline{v_{n1}^{2}}}{\left(\frac{R_{in}}{R_{in}+R_{s}}\right)^{2}\cdot\alpha_{1}^{2}}\cdot\frac{1}{4KTR_{s}}$$

$$+\frac{\overline{v_{n2}^{2}}}{\left(\frac{R_{in}}{R_{in}+R_{s}}\right)^{2}\cdot\alpha_{1}^{2}\cdot\beta_{1}^{2}}\cdot\frac{1}{4KTR_{s}}$$
(2.74)

式(2.74)的前两项即为第一级模块本身的噪声系数 NF₁,而第二级模块本身的噪声系数 NF₂为

$$NF_2 = 1 + \frac{\overline{V_{n2}^2}}{\beta_1^2} \cdot \frac{1}{4KTR_s}$$
(2.75)

因此

$$NF_{\text{tot}} = NF_1 + \frac{NF_2 - 1}{\left(\frac{R_{\text{in}}}{R_{\text{in}} + R_{\text{S}}}\right)^2 \cdot \alpha_1^2}$$
(2.76)

其中 $\left(\frac{R_{in}}{R_{in}+R_{s}}\right)^{2} \cdot \alpha_{1}^{2}$ 是从 $v_{in}(t)$ 到 $v_{o1}(t)$ 的增益的平方。从式(2.76)中可以看出,后 网系统的唱声系称中于需要被一个很大的增益的 用此后级系统的唱声系称对级

级系统的噪声系数由于需要被一个很大的增益除,因此后级系统的噪声系数对级 联系统整体噪声系数贡献很小。多级级联系统的噪声系数为

$$NF_{\text{tot}} = 1 + (NF_{1} - 1) + \frac{NF_{2} - 1}{\left(\frac{R_{\text{in}}}{R_{\text{in}} + R_{\text{S}}}\right)^{2} \cdot A_{\text{V1}}^{2}} + \frac{NF_{3} - 1}{\left(\frac{R_{\text{in}}}{R_{\text{in}} + R_{\text{S}}}\right)^{2} \cdot A_{\text{V1}}^{2} \cdot A_{\text{V2}}^{2}} + \dots \quad (2.77)$$

其中 A_{V1}和 A_{V2}为第一级模块和第二级模块本身的增益。由于线性度的级联特性 是后级模块的线性度是级联系统线性度的关键,这点与噪声系数级联特性正好相 反,很有意思的一点是,在计算第二级模块等效线性度时需要除的增益是模块本 身的增益,而在计算第二级模块噪声系数的贡献时除的却是从 V_{in}(t)到 V_{o1}(t)的增 益,前者很显然会大于后者,这点恰好与设计者希望的情况相反。

2.3 接收机架构的选择

在设计接收机时,最先面临的一个问题是采用什么样的接收机架构。接收机 架构的选择是由多方面的因素共同决定的,某种接收机架构所能达到的性能、复 杂度、成本以及集成度等问题在设计最开始的阶段都需要经过反复权衡以确定哪 种架构最合适。架构的选择与最终的电路设计有着千丝万缕的联系,一个合适的 接收机架构能够使得各个模块电路在设计的过程中事半功倍,相反,一个糟糕的 接收机架构会使得电路设计付出巨大的代价甚至不可能完成相应的性能指标。因 此,接收机架构的选择在整个接收机设计过程中扮演着极其重要的角色。

不同接收机架构的射频前端电路组成不尽相同,对于其中某种接收机架构, 当它被不同的人采用时有时也会在射频前端电路的组成上有着或大或小的差别, 这完全取决于设计者的能动性,有时人们也将这种差别称为系统架构的创新。创 新总是要站在前人的肩膀上,了解接收机架构的历史演变过程是一件非常有意义 的事情,它有助于用来回答人们诸如"为什么要这样做"的问题。

2.3.1 接收机架构的历史演变过程

接收机的诞生和无线通信的诞生几乎是同时发生的,最早的接收机要追溯到 一个非常简单的装置——检波器,它依靠电磁波照射改变其内部阻抗特性触发继 电器产生一个咔哒的声音来接收信号,这也是最早无线电报的简单原理阐述。马 可尼等人正是利用改进的检波器在 1901 年实现了横跨大西洋的无线通信,但是 检波器终究是一个现在看来非常粗糙的接收器装置,它太容易受到电磁波的干 扰,稳定性也很差。好在后来真空三极管的发明促使美国无线电天才 Edwin Howard Armstrong 发明了再生接收器,它的原理是利用正反馈来提高系统的增 益和 Q 值,可以只用一个管子来实现高增益和窄带宽,可惜的是这种接收器只 能工作在 2 MHz 以下的工作频率,对于高频的信号它显得无能为力。

聪明的人总是有办法解决当前的难题。外差概念的提出对接收机架构的历史 发展有着深远而长久的影响,它最早是指将俘获的高频信号外差到适合解调的音 频信号上来,从而克服了无法解调高频信号的难题。由于只有高频信号才能有效 的辐射出去,而且高频的频带可以用来传输多路频率范围相同的基带信号,这些 高频传输的好处就更加使得外差的意义异常显著。Armstrong 在 1917 年获得了

22

关于超外差系统的专利[6],其系统架构如图 2-9 所示。与外差之后直接解调不同,超外差接收机是在外差之后加入了滤波和放大的功能之后再进行解调,从而有效的提高了接收机的灵敏度。尽管现在看来外差之后的滤波和放大是一件非常普通的事情,但是 Armstrong 确实是第一个将它提出并申请获得专利的人。他也许也不会想到,超外差系统架构自发明之后由于它的强大性能和实用性使得在上个世纪几乎所有的现代接收机都采用了这种架构,尽管后人对这种系统架构出于获得更好性能的考虑进行了局部的修改,但是这并不影响它在设计者心目中的地位。



图 2-9 原始超外差接收机系统架构

图 2-9 所示的超外差架构最大的问题在于它可能会受到来自镜像频点的严重干扰。假设输入信号的频率为 ω_{in} ,本地振荡(Local Oscillator, LO)信号频率为 ω_{LO} ,输出中频(Intermediate Frequency, IF)信号频率为 ω_{IF} ,这三者之间的关系存在两种可能:

$$\omega_{\rm IF} = \omega_{\rm in} - \omega_{\rm LO} \tag{2.78}$$

$$\omega_{\rm IF} = \omega_{\rm LO} - \omega_{\rm in} \tag{2.79}$$

这两种可能性是由输入信号频率与 LO 信号频率之间的大小关系决定的,即 输入信号频率既可以大于 LO 信号频率也可以小于 LO 信号频率,前者通常被称 为 LO 信号的低位注入(Low-side Injection),后者称为 LO 信号的高位注入 (High-side Injection)。一个 LO 信号高位注入的例子从频谱上来看如图 2-10 所 示[7],其中 ω_{im} 为镜像频点信号,它和输入信号一样被下变频到 ω_{IF} 频率处并叠 加到理想的中频信号上,这会对有用信号造成严重干扰,尤其是在镜像频点信号 的功率足够大时。



图 2-10 LO 信号高位注入时镜像干扰的影响

为了减小镜像频点的影响,设计者最开始尽量使镜像频点落在干扰较小或者 未被利用的频带内,但是随着各个频段都慢慢被利用,各种各样的频段干扰非常 繁杂,这个方法慢慢变得失效。这时在下变频器(后面它也将被称为混频器,Mixer) 之前加一个镜像抑制滤波器(Image Reject Filter)的想法不失时宜的出现了,它能 在下变频之前就将位于镜像频点的信号先滤除。同时,设计者为了滤除频带之外 可能的带外信号干扰,在射频放大器(RF Amp,后面它将被称为低噪声放大器, Low Noise Amplifier, LNA)之前加一个频带选择滤波器(Band Select Filter)以滤 除频带之外的干扰信号。也许有人会想到频带选择滤波器也许可以直接将镜像信 号滤除,从而可以使得镜像抑制滤波器被省略。但是频带选择滤波器除了带外抑 制的特性之外,带内损耗是一个非常关键的参数,因为它将直接增加接收机的噪 声, 进一步影响接收机的灵敏度, 所以当存在滤波器带外抑制和带内损耗之间的 折中的情况下,为保证带内损耗在合理的范围内,频带选择滤波器一般被设计成 只具有部分镜像抑制的功能,对于镜像频点与有用信号频点相隔比较近的情况 下,这时镜像抑制滤波器仍然是必不可少的。镜像抑制滤波器放在低噪声放大器 之后下变频器之前的原因也是由于放在低噪声放大器之前会存在带外抑制和带 内损耗之间的折中,而放在它之后镜像抑制滤波器的噪声贡献能够在很大程度上 被低噪声放大器的增益缓解。此时接收机系统的组成如图 2-11 所示,下变频之 后的滤波被称为信道选择滤波器(Channel Select Filter),它的输出之后的解调模 块并未在图中标示。



图 2-11 加入频带选择和镜像抑制滤波器后的超外差接收机

需要多大的镜像抑制才能使得接收机即使在干扰严重的环境下仍然能保持 良好的接收性能?一般来说答案是 60~70 dB。在高频的情况下,要想达到这么 高的镜像抑制,滤波器可能需要很高的品质因数和更多的阶数,同时还需要可变 的中心频率。性能较好的滤波器早期都是由片外元件实现的,图 2-11 中三个滤 波器在早期的超外差接收机中都是由片外元件实现的。更大的中频可以使得有用 信号频点和镜像信号频点相距更远,这样可以缓解镜像抑制滤波器的抑制性能压 力,但是更大的中频又会导致信道选择滤波器的品质因数增加,因为滤波器的品 质因数与中心频率直接成正比关系。正是镜像抑制滤波器与下变频后信道选择滤 波器之间的性能折中促使了二次下变频接收机系统的诞生,其系统架构如图 2-12 所示。两个 LO 信号频率的选择非常重要, ωLO1 的选取原则是适当使第一 中频输出稍大以缓解镜像抑制滤波器的镜像抑制压力,第一个信道选择滤波器不 需要太好的信道选择功能,它只是完成"部分"信道选择。在第二次下变频时, ωLO2 的选取原则是使得中频输出较小以保证第二个信道选择滤波器有足够好的 信道选择功能。



图 2-12 二次下变频接收机系统架构

二次下变频接收机虽然能够缓解镜像抑制滤波器的设计压力,但是它也有自 己的问题。首先,由于混频器的非线性特点,有用信号不仅仅和一次谐波混频, 还会与高次谐波进行混频,如果采用多次混频的架构极易造成混频毛刺(Mixing Spurs)的产生[7],例如图 2-12 能够得到的有用中频信号频率为 ω_{in} – ω_{LO1} – ω_{LO2},如果某一个干扰频点 ω_{int}满足

$$\omega_{\rm int} \pm m\omega_{\rm LO1} \pm n\omega_{\rm LO2} = \omega_{\rm in} - \omega_{\rm LO1} - \omega_{\rm LO2} \tag{2.80}$$

其中 m, n 表示两个混频器的各次谐波,则这个干扰频点上的信号将被叠加到有 用信号上。这也是为什么没有人采用更多次的下变频的原因之一,因为多次下变 频会增加产生混频毛刺的概率,多次下变频由于需要多个不同的 LO 信号也会大 大增加系统的复杂度。其次,这种结构在第二次下变频时也可能存在"二次镜像" (Second Inage)的问题[7]。

克服二次镜像问题的方法是采用第二次零中频(Zero Second IF)的架构,即 第二次下变频后的中心频率被设为零。由于零中频的选取导致镜像信号就是有用 信号本身,所以其他任何频点的信号都不会下变频到零中频来干扰有用信号。现 代二次变频接收机大部分都采用了第二零中频的架构,同时,那种具有很多片外 滤波器的系统架构早已被时代摒弃,除了低噪声放大器前面的频带选择滤波器作 为片外器件之外,其它电路都被集成在单个芯片内,其中信道选择滤波器由于零 中频的缘故可以使用有源器件实现并集成,而图 2-12 中的镜像抑制滤波器和第 一个信道选择滤波器都被省略。第二次零中频的架构在接收非对称调制的信号存 在自混叠(Self-Corruption)的现象,非对称调制是指信号在被调制到载带后,载 带频率附近的信号幅度或相位不对称[7],这样的信号下变频到零中频后会产生自 我混叠现象,如图 2-13 所示,这将直接导致接收机系统的误码率上升。避免自 混叠现象发生的方法是采用正交下变频的方式,正交下变频先使用相位将同相和 正交两路信号区分并分别下变频,最后通过信号处理的方法又将两路信号叠加, 这样就可以避免自混叠现象的发生。当前较为流行的二次变频接收机系统架构如 图 2-14 所示,其中的 LPF, I 和 LPF, Q 是零中频信道选择滤波器。



图 2-14 当前流行的二次变频接收机架构

前面提到的由于多次混频导致的混频毛刺现象是这种架构的最大缺点,同时,需要两个不同的本地振荡信号也增加了设计的复杂度,也许直接将输入信号下变频到零中频是一个不错的选择,这种架构就是零中频接收机或者叫直接变频接收机。这种架构很早之前就已经出现,但是由于其存在的很多问题直到上个世纪末才慢慢被越来越多的设计者所采用,下一节将对零中频接收机的优缺点进行详细的分析。

2.3.2 零中频接收机优缺点分析

由于具有非常简单的电路组成,零中频架构非常符合现代集成电路的一个发展趋势:集成度高。除了低噪声放大器前面的频带选择滤波器之外,其它模块都 集成在单个芯片上,其系统架构如图 2-15 所示,图中采用正交下变频的方式来 避免接收非对称调制信号时自混叠现象的产生,这点在上一节已经被阐述。零中 频不存在镜像抑制的问题,不会产生混频毛刺现象,用于信道选择的低通滤波器 很容易被集成,这些都是零中频接收机的优点。而且,值得一提的是,低噪声放 大器与混频器的接口没有阻抗匹配的需求,这点对于优化它们两者之间的性能是 至关重要的,当然混频器和滤波器之间同样不需要考虑匹配的问题。芯片不需要 驱动片外滤波器等元件也大大降低了系统的功耗,基于上述考虑,本文所设计的 应用于数字电视接受系统的射频前端电路将采用零中频架构。



图 2-15 零中频接收机架构

为什么零中频接收机直到近些年才变得流行?原因一方面是由于之前的工艺技术和信号处理技术尚未达到现阶段的程度,另一方面是由于零中频接收机存在很多超外差接收机所不具有的问题。首先,由于本地振荡信号与输入射频信号在同一个频点,本地振荡可能通过来自低噪声放大器的器件寄生电容或者衬底寄生电容耦合到射频信号通路上,如图 2-16 所示。这种耦合信号叠加到有用信号上会在混频器输出端产生很大的直流失调(DC Offset),这就是所谓的自混频(Self-Mixing)现象。在整个接收机链路增益很大的背景下,这个失调将直接导致基带电路饱和,使用全差分的LO信号可以用来减小LO到信号通路上的耦合,但是随机失配还是会导致部分LO泄露。在[7]中提到可以采用在信道选择滤波器后面使用交流耦合的方式来减小直流失调,但是交流耦合造成的频谱丢失很容易引起码间干扰,除非对调制信号进行处理使得在直流附近的信号功率很小。使用模数转换采样接收机输出并反馈到混频器输出调节失调电流的方法也被很多设计者使用,这种方法的调节精度受限于模数转换器的位数,位数越高,直流失调

消除效果越好。[8]中提到了一种谐波混频的方法,它不是采用混频器的一次谐波 与有用信号进行下变频,而是采用二次谐波与有用信号进行混频,这样就避免了 自混频现象的发生,因为 LO 信号被设为射频输入信号的一半。在超外差接收机 中不存在直流失调的原因也是由于 LO 信号频率与射频输入信号频率相隔很远。



图 2-16 LO 信号与射频输入信号通路之间的耦合

其次,零中频接收机相比于二次变频超外差接收机存在更大的 IQ 失配,原 因有两个,一是由于二次变频结构在正交下变频之前先将频率下降了一大部分, 零中频接收机则直接将射频输入信号正交下变频到零中频,它在更高的频率下进 行正交下变频,更高的频率下进行下变频意味着更大的失配;二是在更高的频率 下进行正交下变频也意味着更高频的正交本地振荡信号,高频正交本地振荡信号 IQ 失配也更大些,因为高频时通常采用更小的尺寸,尺寸越小,失配就越大。 当 IQ 失配达到一定程度时将严重影响接收系统解码后信号星座图,一般在设计 系统架构之前就通过仿真来确定系统可以接受的最大失配程度。IQ 失配可以通 过在系统上电时在正交混频器输入端加一个射频信号,通过在基带处测得的幅度 和相位失配量来对系统的失配进行校正[9]。

最后,1/f 噪声是零中频接收机中无法回避的问题,因为它将信号下变频到 零中频。线性度的需求使得低噪声放大器和混频器的增益不能过大,因此系统还 是会受到来自基带电路的1/f 噪声以及混频器本身的1/f 噪声的影响。对于宽带 相对较大的系统,例如蓝牙接收系统,它受1/f 噪声的影响相对较小,因为转角 频率相对于带宽来说是一个小量,但是对于窄带系统,例如GSM(Global System for Mobile Communications)系统,如果采用零中频架构,1/f 噪声对系统的影响 将是很致命的[7],因此GSM采用低中频架构,低中频架构在前面描述接收机架 构时并未提到,但它是一种很好理解的架构,它也是采用一次变频,但不是变到 零中频,而是下变到一个比较低的中频(几兆到几十兆),这样就可以避免1/f 噪 声对系统的干扰,低中频架构的缺点是必须具备镜像抑制模块。
第三章 低噪声放大器研究与设计

3.1 前言

尽管近些年来有些新的技术使得某些接收系统芯片可以在没有低噪声放大器存在的情况下,仍然能获得相对不错的性能,但是这些芯片的噪声系数一般很难做到6dB以下,因此在数字电视接收系统中,低噪声放大器仍然是一个不可或缺的组成部分,它在减小后级模块的噪声贡献和提供输入匹配方面相比无低噪声放大器系统有较为明显的优势。本章首先对传统的几种低噪声放大器进行简单回顾,接着介绍低噪声放大器噪声优化、线性度优化以及可变增益情况下的输入匹配优化方法,最后介绍一种可变增益宽带低噪声放大器的设计以及关于它的改进和优化。

3.2 传统低噪声放大器的结构

低噪声放大器相比一般的运算放大器最明显的特点是,它大多采用很少的器件来完成放大功能,原因主要是来自它对低噪声的要求。低噪声放大器的另一个要求是它必须完成输入匹配的功能,这样才能保证入射的输入信号大部分都没有被反射回去。传统的单级放大器经过一定的修改都可以用来作为低噪声放大器,下面介绍的几种传统结构的低噪声放大器都是从单级放大器演变过来的。

3.2.1 共栅低噪声放大器

低噪声放大器对输入匹配有要求且这个匹配阻抗通常是 50 欧姆,由此很容易联想到直接利用共栅放大器的输入阻抗特性来满足这个匹配要求,因此,单级 共栅放大器从满足输入匹配的角度来看天然就是一个很好的低噪声放大器。共栅 低噪声放大器如图 3-1 所示,其中 MOS 管的直流偏置被省略, *R*_为负载电阻。 如果忽略沟道长度调制效应,输入阻抗为

$$Z_{\rm in} = \frac{1}{g_{\rm m1}} = 50\,\,\Omega \tag{3.1}$$

式(3.1)确定了 M1 管的 gm1 为 20 mS 不变,电路在匹配情况下的增益为

$$\frac{V_{\text{out}}}{V_{\text{in}}} = \frac{1}{2} \cdot g_{\text{m1}} \cdot R_{\text{L}} = \frac{R_{\text{L}}}{2R_{\text{S}}}$$
(3.2)

先计算电路的等效输出噪声(注意由于在射频端的输入频率一般比较高,所以不 考虑 1/f 噪声,为了分析方便还暂时忽略电流源的噪声),然后利用式(2.10)可以 得出共栅低噪声放大器的噪声系数为

29

$$NF = 1 + \frac{\gamma}{g_{m1}R_{s}} + \frac{R_{s}}{R_{L}} \left(1 + \frac{1}{g_{m1}R_{s}}\right)^{2}$$
(3.3)

其中系数 γ 为 MOS 管热噪声表达式中的附加噪声系数(excess noise coefficient),在满足匹配条件时,噪声系数为

$$NF = 1 + \gamma + \frac{4R_{\rm s}}{R_{\rm L}} \tag{3.4}$$

式(3.4)中第一项为信号源内阻 *R*_s 所贡献的噪声,它是始终存在的;第二项为 MOS 的噪声贡献,对于长沟道它大概为 2/3,但是随着沟道长度的减小,γ逐渐 增大,甚至会超过 2;第三项为输出负载阻抗所贡献的噪声,由于受到输出带宽 和增益的限制,*R*_L也不可能非常大。综合这几点来看,共栅低噪声放大器的噪 声系数很容易超过 3 dB,同时可以看到,输入匹配在很大程度的限制了噪声系 数的减小。



图 3-1 共栅低噪声放大器

由于式(3.1)所得到的输入阻抗是在忽略沟道长度调制效应后的结果,它在输出阻抗 RL不算很大的情况下存在很大的误差,如果将沟道长度调制效应考虑进去,输入阻抗为

$$Z_{\rm in} = \frac{R_{\rm L} + r_{\rm o1}}{1 + g_{\rm m1} r_{\rm o1}} \tag{3.5}$$

其中 ro1 为 MOS 管的沟道电阻,此时在匹配时的增益为

$$\frac{v_{\text{out}}}{v_{\text{in}}} = \frac{1 + g_{\text{m1}} r_{\text{o1}}}{2\left(1 + \frac{r_{\text{o1}}}{R_{\text{L}}}\right)}$$
(3.6)

在 RL不能取值很大的情况下,式(3.6)中的增益将会非常小。使用折叠共源共栅 低噪声放大器可以避免这个问题,但是要付出牺牲电压摆幅的代价,同时还应该

注意共源共栅晶体管的噪声贡献,它在高频时有可能会贡献部分噪声。

3.2.2 三种共源低噪声放大器

共源放大器在没有反馈的情况下输入阻抗为无穷大,有三种方式可以改变输入阻抗来实现匹配。第一种是在输入端并联一个电阻,如图 3-2 所示,其中 *αRs* 为并联的输入阻抗, *R*L为负载阻抗, 图中省略了 MOS 管栅极的直流偏置电路。可以算出它的噪声系数的表达式为

$$NF = 1 + \frac{1}{\alpha} + \left(\frac{1+\alpha}{\alpha}\right)^2 \cdot \frac{\gamma}{g_{m1}R_s} + \frac{1}{\left(g_{m1} \cdot \frac{\alpha}{1+\alpha}\right)^2 R_L R_s}$$
(3.7)

只有当 a = 1 时输入才能匹配,匹配后的噪声系数为

$$NF = 2 + \frac{4\gamma}{g_{m1}R_{s}} + \frac{4}{g_{m1}^{2}R_{L}R_{s}}$$
(3.8)

可以看出,匹配后噪声系数将明显大于 3 dB,而如果当 α 趋近于无穷大时,即 不匹配时,噪声系数的表达式为

$$NF = 1 + \frac{\gamma}{g_{m1}R_{s}} + \frac{1}{g_{m1}^{2}R_{L}R_{s}}$$
(3.9)

比较式(3.8)和(3.9)可以看出,在不匹配时的噪声系数明显好于匹配时,再一次看到,匹配的要求在很大程度上限制了噪声系数的优化。



图 3-2 带并联输入阻抗的共源低噪声放大器

第二种改变输入阻抗来实现匹配的方法是采用电阻反馈,电路如图 3-3 所示,图中 MOS 管的直流偏置电路也被省略。它的输入阻抗 Zin 为

$$Z_{\rm in} = \frac{R_{\rm F} + R_{\rm L}}{1 + g_{\rm m1} R_{\rm L}}$$
(3.10)

输入阻抗的影响因素不仅仅与 MOS 管的跨导有关系,它还与反馈电阻和负载电阻有关系,可以说这种关系一定程度上缓解了输入阻抗与噪声系数之间的相互折

中。可以计算出它的小信号电压增益为

$$\frac{v_{\text{out}}}{v_{\text{in}}} = -\frac{(g_{\text{m1}}R_{\text{F}} - 1)R_{\text{L}}}{(1 + g_{\text{m1}}R_{\text{L}}) \cdot R_{\text{S}} + R_{\text{F}} + R_{\text{L}}}$$
(3.11)

通过计算各个噪声源在输出的等效噪声,可以计算出噪声系数的表达式为

$$NF = 1 + \frac{1}{\left(g_{m1}R_{F} - 1\right)^{2}R_{S}} \left[\left(\gamma g_{m1} + \frac{1}{R_{L}}\right) \left(R_{F} + R_{S}\right)^{2} + R_{F}\left(1 + g_{m1}R_{S}\right)^{2} \right]$$
(3.12)

式(3.12)是一个复杂的噪声系数表达式,中括号内第一项表示 MOS 管和负载电 阻的噪声贡献,第二项代表反馈电阻的噪声贡献。虽然它很复杂,从式(3.12)表 达式中仍然可以看出,增加 MOS 管的跨导可以降低噪声系数,这对于共栅低噪 声放大器来说是不允许的,但是由于带电阻反馈的共源放大器的输入阻抗不单单 是由跨导决定,因此可以依靠适当增加跨导来降低噪声系数,然后同时增加来反 馈电阻来满足匹配条件。一直增加跨导并不能总是获得更好的噪声系数,因为随 着反馈电阻的增加,中括号内第二项的噪声贡献会慢慢凸显出来,而且一直增加 跨导有可能会导致增益无法满足性能指标要求。综上所述,带电阻反馈的共源放 大器通过缓解噪声系数与输入匹配的折中可以获得相比共栅低噪声放大器更好 的噪声性能,但是噪声性能仍然在一定程度上受制于增益和匹配。



图 3-3 带电阻反馈的共源低噪声放大器

第三种改变输入阻抗的方法是使用源极电感反馈的方法,在前面两种改变输入阻抗的方法中都使用了增加电阻的方法,增加电阻不可避免的增加了系统的噪声贡献,于是设计者开始寻找一种既能产生 50 欧姆阻抗匹配同时又不产生噪声的电路结构,带源极电感反馈的共源放大器就是这样一种电路,其电路结构如图 3-4 所示,为了分析方便图中没有把 MOS 管的直流偏置画出。忽略其它电容,可以很容易算出输入阻抗 Z_n在 s 域的表达式为:

$$Z_{\rm in}(s) = \frac{1}{C_{\rm gs1}s} + L_{\rm S}s + \frac{g_{\rm m1}L_{\rm S}}{C_{\rm gs1}}$$
(3.13)

于是,输入阻抗可以看成是电容 C_{gs1} 、电感 L_S 、以及大小为 $\frac{g_{m1}L_S}{C_{gs1}}$ 的电阻串联,

如图 3-4 中右侧所示。如果使用式(3.13)中第三项来完成阻抗匹配,只需要让电路工作在由 $L_{\rm S}$ 和 $C_{\rm gs1}$ 组成的串联谐振频点上。由于 $g_{\rm m1}/C_{\rm gs1}$ 为 MOS 管的特征频率 $\omega_{\rm T}$,匹配时需要满足的条件为

$$R_{\rm S} = \frac{g_{\rm m1}L_{\rm S}}{C_{\rm gs1}} = L_{\rm S}\omega_{\rm T} \tag{3.14}$$

对于 50 欧姆匹配来说,如果使用很好的工艺来实现,由于其特征频率非常高, 会导致需要的 *L*s 非常小,尽管这个电感通常是使用键合线(Bond Wire)来实现的, 它有时仍然无法满足匹配的条件,在考虑 MOS 管的栅漏寄生电容和输入 Pad 寄生电容之后这一情况可以缓解一些,也可以通过在栅源之间加一个电容来降低 特征频率的方法使 *L*s 的取值可以增大一些[7],图 3-4 中的 *L*G 是一个用来调整 谐振频率以满足工作频率需求的参数。带源极电感反馈的共源低噪声放大器在满 足输入匹配时的噪声系数为

$$NF = 1 + g_{m1}R_{S}\gamma \left(\frac{\omega_{0}}{\omega_{T}}\right)^{2} + \frac{4R_{S}}{R_{L}}\left(\frac{\omega_{0}}{\omega_{T}}\right)^{2}$$
(3.15)

其中 ω₀为射频输入频率,实际也为电路的串联谐振点频率。可以看出,只要射频输入频率远远小于特征频率,它的噪声系数可以到达很低的程度,这种低噪声放大器能够达到单个 MOS 管所能达到的最优噪声系数[10],但是由于它的谐振匹配特性使得它不能在很宽的频率范围内完成输入匹配,因此它适合被用于窄带系统,而不适合用在宽带数字电视接收系统中。



图 3-4 带源极电感负反馈的共源低噪声放大器

3.3 低噪声放大器的性能优化

传统的低噪声放大器都存在一定的缺陷,共栅放大器因输入匹配与噪声系数 之间的折中使得噪声系数会在3dB以上; 电阻反馈的共源放大器虽然一定程度 上缓解了二者之间的折中,但是仍然受到增益和反馈电阻噪声的限制;带源极电 感负反馈的共源放大器虽然可以获得很好的噪声性能,但是它仅仅适用于窄带系 统。对于宽带高性能接收机而言,这些传统的结构已经很难满足对性能的要求, 因此对这些传统的结构进行改进和优化是一项很有必要的工作。本节将围绕噪声 优化、线性度优化、可变增益情况下输入匹配优化三个方面进行讨论。

3.3.1 噪声优化技术

输入匹配与噪声系数之间的紧密联系是导致共栅放大器噪声系数无法增大的主要原因,拆散二者之间的紧密联系或许可以使得噪声系数获得一定的提高。 在普通的放大器设计中曾经用到的两种技术可以在低噪声放大器中使用,它们分别是:前馈(Feedforward)和反馈(Feedback)技术。

前馈技术通常是指在信号通路之外增加一路辅助信号通路使得电路性能从 中受益。前馈应用在共栅低噪声放大器中如图 3-5 所示[11],图中省略了直流偏 置,-A 为辅助放大器的电压增益,此时电路的输入阻抗为

$$Z_{\rm in} = \frac{1}{g_{\rm m1}(1+A)}$$
(3.16)

如果假设辅助放大器的等效输入噪声为 $\overline{v_{nA}^2}$,可以算出该电路在满足阻抗匹配条件 $g_{m1}(1 + A) = 1/R_s$ 时的噪声系数为

$$NF = 1 + \frac{\gamma}{1+A} + \frac{4R_{\rm s}}{R_{\rm L}} + \frac{A^2}{\left(1+A\right)^2} \frac{v_{\rm nA}^2}{4kTR_{\rm s}}$$
(3.17)

式中第二项表明,可以通过增加辅助放大器的增益 A 的大小来减小 MOS 的噪声 贡献,当然此时需要同时减小 MOS 管的 g_{m1} 使得匹配条件仍然成立。式中第四 项代表辅助放大器的噪声贡献,在增益 A 较大的情况下,辅助放大器的等效输 入噪声相当于变成了主放大器的等效输入噪声,因此辅助放大器通常不建议使用 有源器件来实现。无源电容本身不产生任何噪声,用它来实现辅助放大的电路需 要在全差分输入的情况下才能实现[12],全差分交叉耦合共栅低噪声放大器的电 路简单原理图如图 3-6 所示,右侧为计算辅助放大器增益的示意图,其中 v_{oA} 代 表辅助放大器的输出,如果假设 v_{in-} = - v_{in+}且 C_{gs1} << C_c,则可以算出

$$A = \frac{C_{\rm c} - C_{\rm gs1}}{C_{\rm c} + C_{\rm gs1}} \approx 1$$
 (3.18)

结合式(3.17),可以使用考虑输出噪声电流的方法算出噪声系数为

$$NF = 1 + \frac{\gamma}{2} \tag{3.19}$$

这里相当于将有效跨导变为 g_{m1}/2,噪声系数相比于共栅放大器的 1 + γ有了显 著的减小。如果同时采用电流复用(Current-Reuse)技术[13],可以进一步将噪声 系数减小到 1 + γ/4。由于必须使用全差分输入,该技术总是需要片外单端转差 分单元,单端转差分单元本身不可避免存在的损耗会被加在噪声系数上,该技术 另外一个缺点是需要使用大电容 C_c来进行耦合,它将会占用很大的芯片面积。



图 3-5 增益提高技术应用于共栅低噪声放大器



图 3-6 交叉耦合共栅低噪声放大器简单示意图

前馈技术的另一个应用是噪声抵消(Noise-Cancelling)技术[14],与信号源内 阻相匹配的器件总是存在噪声,如果放大器内部存在两个节点使得匹配器件的噪 声极性与有用信号极性相反,此时这个匹配器件的噪声就可以通过适当的加权叠 加被抵消,其基本原理如图 3-7(a)所示。LNA 内部的两个节点 X 和 Y 上的噪声 是相关噪声,因此可以被抵消,它的来源既可以是匹配器件也可以是其它噪声源 的噪声。图 3-7(b)是一个噪声抵消的实例,由于 M1 管的噪声在 X 和 Y 点相位 相同而在这两点的信号却是反相的,因此可以加辅助放大通路来抵消 M1 管的噪 声,由于反馈电阻 *R*_F的噪声不会传导到 X 点上,所以它的噪声不会被抵消。由 Y 点与 X 点的分压系数可以推出

$$A = 1 + \frac{R_{\rm F}}{R_{\rm S}} \tag{3.20}$$

电路在匹配时的噪声系数为

$$NF = 1 + \frac{R_{\rm S}}{R_{\rm F}} + \frac{\overline{v_{\rm nA}^2}}{4KTR_{\rm S}} \left(1 + \frac{R_{\rm S}}{R_{\rm F}}\right)^2 \tag{3.21}$$

其中 v_{nA} 为辅助放大器的等效输入噪声,式中第二项和第三项分别代表反馈电阻 和辅助放大器的噪声贡献,因此可以通过增加 R_F 的大小来减小噪声系数,与之 前在增益提高技术中的情况一样,如果 R_F >> R_S,辅助放大器的噪声相当于被 直接加在主放大器输入端,该电路的噪声主要还是受限于辅助放大器的噪声,在 [14]中的辅助放大器为了降低噪声消耗了电路的大部分功耗,这样才能使得噪声 系数指标在 2.4 dB 左右。



图 3-7 噪声抵消的基本原理及其应用

反馈技术本身并不能改善噪声[2],尽管它可以使得输出噪声减小,但是由于 增益也被减小相同的倍数,所以等效输入噪声不变,单单从这一点看,反馈技术 不会对改善噪声系数有帮助,而且如果在反馈通路中有噪声被引入,反馈通常还 会恶化噪声。但是由于低噪声放大器还有输入匹配的问题,而反馈技术能够通过 改变输入阻抗特性使得噪声与匹配的联系变得不那么紧密。反馈技术应用在共栅 放大器如图 3-8 所示[7],图中直流偏置被省略,反馈通路中放大器的增益为 A, 此时输入阻抗为

$$Z_{\rm in} = \frac{1}{g_{\rm m1}} + A \cdot R_{\rm L} \tag{3.22}$$

相比共栅放大器的 1/g_{m1},该输入阻抗引入了两个新的自由度使得输入阻抗不单单是由 MOS 管的跨导决定的,假设不考虑反馈通路中放大器的噪声时可以算出 在输入匹配时的噪声系数为

$$NF = 1 + \frac{\gamma}{g_{m1}R_{s}} + \frac{R_{s}}{R_{L}} \left(1 + \frac{1}{g_{m1}R_{s}}\right)^{2}$$
(3.23)

上式与图 3-1 中普通共栅放大器在不匹配时所计算出的噪声系数表达式(3.3)完 全相同,这也印证了反馈技术本身无法改善噪声的特点。不同的是此时 gm1Rs 不需要等于 1,如果将它取较大的值,同时通过改变 A 的大小来维持输入匹配则 可以获得较好的噪声系数。



图 3-8 带反馈的共栅放大器

反馈技术在共源放大器中也有应用,例如上一节中提到的电阻反馈的共源放 大器,它也是在输入阻抗的表达式中增加更多的自由度使得输入匹配更加灵活, 进一步使得噪声系数有了优化的空间。[15]中提出了一种有源负反馈的方法,它 在电阻负反馈的基础上在反馈通路上插入了一个源跟随器,进一步使得输入阻抗 的表达式中有了更多的自由度,该电路很多其它的特点将在本章后续部分进行分 析。

3.3.2 线性度优化技术

尽管在前面的章节中提到,对于级联系统来说,后级模块的线性度才是决定 整个系统线性度的关键,但是对于宽带系统来说,由于存在几百个信道不加滤波 的进入低噪声放大器中,它对线性度也有一定的要求以免使低噪声放大器输出端 的 *SNDR* 被非线性恶化。由于直接进入低噪声放大器的信号通常具有较低的信 号幅度,因此可以认为低噪声放大器一般工作在弱非线性条件下,仅仅考虑三次 项系数就能够近似对它的非线性进行优化。

由于低噪声放大器通常是将输入电压转化成电流,然后使电流流过负载产生电压增益,电流流过负载转化成电压的过程通常是比较线性的过程,因此电压转换成电流过程产生的非线性是低噪声放大器非线性的核心来源。将饱和区的MOS 管的电流 *i*_D表示成栅源电压 *v*_{GS}和漏源电压 *v*_{DS}之间的关系为

$$i_{\rm D} = \frac{1}{2} K_{\rm P} \frac{W}{L} (v_{\rm GS} - V_{\rm T})^2 (1 + \lambda v_{\rm DS})$$
(3.24)

其中 Kp 是一个与迁移率和栅氧电容有关的系数, A 为沟道调制系数, Vr 是阈值 电压,将式(3.24)展开成一个二维幂级数并且只保留交流小信号后可以得到

$$i_{d} = g_{m} \cdot v_{gs} + K_{2g_{m}} \cdot v_{gs}^{2} + K_{3g_{m}} \cdot v_{gs}^{3} + \cdots + g_{ds} \cdot v_{ds} + K_{2g_{ds}} \cdot v_{ds}^{2} + K_{3g_{ds}} \cdot v_{ds}^{3} + \cdots$$
(3.25)

其中 K_{xx} 为各次项系数,它们的取值见式(2.21)、(2.22)、(2.23)。从上式中可以 看出,电压到电流的转换过程受到两种类型非线性的干扰: g_m 的非线性和 g_{ds} 的非线性,它们是低噪声放大器中两个主要的非线性来源。MOS 电容也能贡献 少许非线性,但是在频率低于 f_f/10 时,它们的贡献远远小于来自 g_m和 g_{ds} 的非 线性[16]。MOS 管的源漏电容 C_{gd}还能够通过反馈间接恶化线性度,关于反馈对 线性度的影响后面还将提到。

通过对单个 MOS 管的直流偏置分析,可以找到所对应线性度最好的偏置点, 这就是通过优化非线性主要来源晶体管的偏置来优化电路的线性度的方法。可以 仿真出单个 MOS 的 g_m 与 V_{GS} 之间的关系如图 3-9 所示(TSMC 0.18 µm CMOS 工艺, W/L = 10 µm / 0.18 µm, $V_{DS} = 1.8 V$), 当 V_{GS} 很小时, MOS 截止,随 着它逐渐增加, MOS 逐渐经历的过程为:弱反型区——强反型区——速度饱和 区,由于非线性参数 K_{2g_m} 和 K_{3g_m} 的取值与 g_m 的一阶导数和二阶导数成正比的,

从 gm 的曲线就可以预测 K_{2gm} 是一个随 VGs 先增大后减小的量,而 K_{3gm} 随 VGs 的 关系中必定存在一个零点(因为曲线由一开始的凸函数曲线变成了后来的凹函数 曲线,因此肯定存在一个零点),使用作图软件对 gm 的曲线求导并且加上相应的 系数可以得到 K_{2gm} 和 K_{3gm} 的曲线图如图 3-10 所示,如果能够使得 K_{2gm} 和 K_{3gm} 均



图 3-9 单个 MOS 管的 g_m 与 V_{GS} 之间的关系



图 3-10 K_{2a}和K_{3a}与 V_{GS}之间的关系

为零,那么该 MOS 的 *IIP*2 和 *IIP*3 将会无穷大,图中显示了一个使得 K_{3g_m} 为零的点,此时对应的 $V_{GS} = 0.6 V$,其对应的过驱动电压大概在 75 mV 左右,但是此时的 K_{2g_n} 却处在最大值附近,因此在这个偏置点上虽然可以得到很好的 *IIP*3,但是 *IIP*2 却并不好,对于全差分电路来说,由于基本不存在二阶非线性,所以只需要优化其 K_{3g_m} 系数即可,这时应该尽量将它的过驱动电压取在 75 mV 左右。以上曲线图都是在 $V_{DS} = 1.8 V$ 时的情况,它保证了 MOS 不会存在进入线性区,将电路的 V_{GS} 固定在 0.6 V,然后扫描 V_{DS} 的大小,同样可以画出 $K_{2g_{ds}}$ 和 $K_{3g_{ds}}$ 的曲线图,如图 3-11 所示。可以看到,当 V_{DS} 比较小时,此时电路进入线性区, $|K_{2g_{ds}}|$ 和 $K_{3g_{ds}}$ 的取值都相对较大,所以此时 g_{ds} 的非线性会严重影响电路的线性度,这点随着工艺尺寸的缩小变得越来越明显。由此可以预见,输出负载越大,或者说增益越大时,来自 g_{ds} 的非线性就越明显。当然,很明显的是,长沟道器件的 g_{ds} 的非线性要好于短沟道器件。



图 3-11 K_{2gm} 和 K_{3gm} 与 V_{DS} 之间的关系

尽管优化直流偏置的方法很简单,当存在工艺偏差的情况下很难将直流偏置 准确的设定在某个点,但是在设计初期选择过驱动电压时仍然需要遵循这个设计 原理。表 3-1 总结了 gm 和 gds 的非线性在不同情况下非线性体现,注意这里的 "强"是相对的情况,例如这里并不是说短沟道器件 gm 的非线性就很弱,只是 表示短沟道相比长沟道 gds 的非线性将会凸显出来。

	低负载	高负载	低增益	高增益	长沟道	短沟道	饱和区	线性区
$g_{\sf m}$	强		强		强		强	
$g_{ m ds}$		强		强		强		强

表 3-1 gm 和 gds 在不同情况下的非线性体现

提高线性度使用最多的方法可能是负反馈,与反馈对噪声的影响机理不同, 反馈能在本质上提高线性度。可以使用图 3-12 所示模型分析反馈对线性度的影 响。X、Y为输入、输出信号,假设β为线性反馈系数,X_e为输入信号与反馈信 号之差,非线性放大器A的一次、二次和三次项系数为C₁、C₂和C₃,可以得出 Y与X_e之间的关系为

$$Y = c_1 X_e + c_2 X_e^2 + c_3 X_e^3$$
 (3.26)

其中 $X_e = X - \beta Y$,代入化简后将 Y 与 X 之间的关系写成

$$Y = b_1 X + b_2 X^2 + b_3 X^3$$
 (3.27)

可以算出

$$b_1 = \frac{C_1}{1 + LG}$$
(3.28)

$$b_2 = \frac{c_2}{\left(1 + LG\right)^3}$$
(3.29)

$$b_{3} = \frac{1}{\left(1 + LG\right)^{4}} \left(c_{3} - \frac{2c_{2}^{2}}{c_{1}}\frac{LG}{1 + LG}\right)$$
(3.30)

其中 *LG* = β*c*₁ 为环路增益,此时的 *b*₁、*b*₂ 和 *b*₃ 为闭环系统的一次、二次和三次 项系数,由式(2.39)和(2.40)可以得出放大器 A 和闭环系统(Close Loop System) 的 *IIP*2 和 *IIP*3 分别为

$$A_{\text{IP2,A}} = \sqrt{\left|\frac{c_1}{c_2}\right|} \tag{3.31}$$

$$A_{\text{IIP2,closeloop}} = \sqrt{\left|\frac{b_1}{b_2}\right|} = \sqrt{\left|\frac{c_1}{c_2}\left(1 + LG\right)^2\right|}$$
(3.32)

$$A_{\text{IIP3,A}} = \sqrt{\frac{4}{3} \left| \frac{c_1}{c_3} \right|} \tag{3.33}$$

$$A_{\text{IIP3,closeloop}} = \sqrt{\frac{4}{3} \left| \frac{b_1}{b_3} \right|} = \sqrt{\frac{4}{3} \left| \frac{c_1}{c_3} \frac{(1+LG)^3}{\left(1 - \frac{2c_2^2}{c_1 c_3} \frac{LG}{1 + LG}\right)} \right|}$$
(3.34)

因此,反馈使得 *IIP*2 提高了(1 + *LG*)倍,但是反馈对 *IIP*3 的作用并不明显。如 果放大器的二次项系数 *c*₂ 为零(例如全差分放大器),那么反馈也使 *IIP*3 提高了 (1+*LG*)^{3/2}倍,当 *c*₂ 不为零时,由于在 MOS 管中,*c*₁和 *c*₃符号一般是相反的, 因此这有可能会造成 *IIP*3 恶化,在[17]中将它称为"二阶交互"(Second Order Interaction)现象。因此三阶非线性的来源除了本身的三阶非线性之外,二阶非线 性由于反馈的引入也会带来一定的三阶非线性,前面提到的关于 MOS 管的栅漏 电容 *C*_{gd} 就是一个简单例子。



图 3-12 分析反馈对线性度影响的模型

由于反馈既可以优化噪声,又可以优化非线性,所以它是低噪声放大器中经 常使用的一种技术,很多新的架构都或多或少与反馈有关系。

3.3.3 可变增益情况下输入匹配优化技术

由于接收系统既可能接受到功率很大的信号,例如在基站旁边,又有可能接 收到功率很小的信号,例如在地下室,因此接收系统必须有自动增益控制模块来 对接收系统整个链路的增益进行统一控制,这就要求系统的各个模块都是可变增 益的模块。可变增益的低噪声放大器在增益切换时经常面临输入匹配恶化的情 况,以如图 3-13 所示的模型为例,它是将反馈应用到低噪声放大器的典型例子, 其中 *g*_{mf} 为反馈通路等效跨导,可以算出此时的输入阻抗 *Z*_n 和匹配时增益 *A*_V 分 别为

$$Z_{\rm in} = \frac{1}{g_{\rm mf} \cdot g_{\rm m} R_{\rm L}} \tag{3.35}$$

$$A_{\rm v} = -\frac{1}{2}g_{\rm m}R_{\rm L} \tag{3.36}$$

改变增益的方法是通过改变 gm 的大小,也就是通过改变 MOS 管的个数改变增益,但是由于此时输入阻抗与增益有关,改变增益将使得匹配特性变差,比如当增益减小时,由式(3.35)可以看出输入阻抗将增大,一种方法是去调节 gmf 的大小来补偿增益的变化,但是在实际电路中 gmf 有时不是单个 MOS 管的跨导,想要成倍的改变它有时存在一定的困难,因此本文提出一种新的结构,它能够在不改变反馈通路等效跨导 gmf 的情况下使得改变增益对输入匹配没有影响。



图 3-13 研究可变增益对输入匹配影响的小信号模型



图 3-14 可变增益情况下输入匹配优化的新结构模型

图 3-14 给出了新结构的小信号模型,这里为了分析方便,只给出了两种增益切换的模型,当开关 S1 导通 S2 关闭时,此时为较大增益,匹配时的增益为

$$A_{\rm V} = -\frac{1}{2} (g_{\rm m1} + g_{\rm m2}) R_{\rm L}$$
 (3.37)

当 S1 关闭 S2 导通时,此时为较低增益,此时匹配时的增益为

$$A_{\rm V} = -\frac{1}{2}g_{\rm m1}R_{\rm L} \tag{3.38}$$

可以通过改变 g_{m1}和 g_{m2}的比例关系来改变增益的大小,但是由于两种情况下反馈通路得到的信号相同,因此输入阻抗 Z_n在增益发生变化时保持不变。可以算出它的值始终为

$$Z_{\rm in} = \frac{1}{g_{\rm mf} \cdot (g_{\rm m1} + g_{\rm m2}) R_{\rm L}}$$
(3.39)

图 3-14 中的开关可以使用共源共栅管来实现,通过开关共源共栅管的栅极 偏置电压即可。该架构的缺点是在低增益时使用了与高增益相同的功耗,但是它 相比调整 gmf 的大小具有更好的鲁棒性。

3.4 一种可变增益的宽带低噪声放大器设计

数字电视接收系统使用的标准在世界各地不尽相同,但是相对来说, DVB-T/H(Terrestrial Digital Video Broadcasting/Digital Video Broadcasting to Hand-held Terminals)对灵敏度和线性度提出了最严格的要求,由于其对噪声系 数有较高的要求,低噪声放大器一般是其必不可少的模块,同时由于输入信号功 率变化范围很大,为了保证后级模块的线性度,可变增益是低噪声放大器的必备 属性,在非常高的输入信号功率下甚至需要先衰减信号以防止后级模块饱和,本 文设计了一种适合于多个标准的可变增益宽带低噪声放大器。

3.4.1 设计指标与整体设计考虑

根据各个标准对系统性能的要求,结合整个接收机系统仿真的结果,适合于 多标准的可变增益宽带低噪声放大器的设计指标如表 3-2 所示。

由于增益范围的要求较大,整个低噪声放大器由两大主要模块组成:高增益 模块和衰减器模块,且两个模块都需要实现2dB/step台阶,高增益模块主要实 现从14dB~20dB增益部分,衰减器主要实现-22dB~-6dB增益部分,中间 的增益部分-4dB~12dB由二者的增益组合来完成。由于包含的频率范围有 VHF和UHF两段,因此在两段频率下的高增益模块设计也略有不同,它主要来 自输出负载,因高频时的寄生以及后级混频器输入电容负载可能使得输出增益下 降,所以在高频时使用了一个小电感负载与电阻负载串联来缓解高频时增益的下 降,而低频段(50~250MHz)则只需要采用电阻负载即可。低噪声放大器的整体 架构如图 3-15 所示。

Frequency Range	VHF (50 ~ 250 M), UHF (470 ~ 862 M)			
Input Power Range	-100 ~ 0 dBm			
Gain Range	-22 ~ 20 dB,2 dB/step			
S11	< -10 dB			
NF @ Maximum Gain	< 3 dB			
IIP3 @ Maximum Gain	> 0 dBm			
Power Consumption	< 7 mA * 1.8 V			

表 3-2 可变增益宽带低噪声放大器设计指标



图 3-15 可变增益宽带低噪声放大器整体架构

图 3-15 中共有四条信号通路,VHF 和 UHF 分别有一条高增益通路(High Gain Path, HGP),它们用来实现各自频段的 14~20 dB 增益;其中 VHF 和 UHF 的衰减器(Attenuator, ATT)模块是相同的,在实现-4~12 dB 范围的中间增益时, VHF 和 UHF 共用中间增益通路(Medium Gain Path, MGP); 衰减通路 (Attenuation Path)也被 VHF 和 UHF 共用,当其中一个频段的衰减器工作时,

另一个频段的衰减器可以在内部关断,并保持 50 欧姆的输入匹配;中间增益的 低噪声放大器(LNA for MGP)由于是被 VHF 和 UHF 共用,它需要覆盖的频带范 围很广,所以它的设计相比于高增益的低噪声放大器(LNA for HGP)使用了相对 大一些的电感来使得增益在整个频带内相对平坦,由于电感仅仅只是用来抬高增 益,所以它们的 Q 值要求并不高;值得一提的是,由于中间增益通路中的低噪 声放大器并不需要提供输入匹配,所以它有更多的空间来优化噪声和线性度,中 间增益通路中的电容 C₀是用来隔离中间增益低噪声放大器的直流信号的,因为 在本设计中衰减器没有直流信号成分。接下来本文将对几个主要模块进行详细分 析并给出了一些优化的设计方案。

3.4.2 高增益模块设计考虑

由于高增益通路与中间增益通路的低噪声放大器非常类似,所以这里只分析 高增益通路的低噪声放大器。本文以[15]中有源负反馈低噪声放大器为基础,将 它设计成一种可变增益的有源负反馈低噪声放大器,实现 14 ~ 20 dB 增益,并 且以 2 dB/step 为台阶,电路结构如图 3-16 所示。其中 MA1~MA4 为主放大管, MC1~MC4 为共源共栅管,四个单刀双掷开关 S1~S4 控制它的栅极来实现增益 台阶,当所有开关都向上关闭时为最大增益,当只有 S1 向上关闭时为最低增益, 以此类推。增益台阶的大小可以通过使 MA1~MA4 的尺寸成比例关系来控制。



图 3-16 用于高增益和中间增益通路的有源负反馈低噪声放大器

与[15]中不同的是,这里只反馈交流信号,输出信号通过由 R₁、C₁组成的 高通滤波耦合到反馈晶体管 MF 上, MF 源端的信号又通过电容 C_F 耦合到输入,

45

这样使得主信号通路和反馈信号通路的直流完全分开,反馈晶体管的直流偏置单独由 MB 的偏置电流确定,这对于优化低噪声放大器的噪声和非线性性能是很有帮助的。图中反馈路径中的可变电阻 *R*_F 用来调节在增益变化时的输入匹配。如果忽略电感的负载效应,可以算出,电路的小信号输入阻抗 *Z*_{in} 为

$$Z_{\rm in} = \frac{1}{1 + g_{\rm mA} R_{\rm L}} \left(\frac{1}{g_{\rm mF}} + R_{\rm F} \right)$$
(3.40)

其中 gmA、gmF 分别为主放大管和反馈晶体管的跨导。电路的小信号电压增益为

$$\frac{V_{\text{out}}}{V_{\text{in}}} = -\frac{(1+g_{\text{mF}}R_{\text{F}})g_{\text{mA}}R_{\text{L}}}{1+(1+g_{\text{mA}}R_{\text{L}})g_{\text{mF}}R_{\text{S}}+g_{\text{mF}}R_{\text{F}}}$$
(3.41)

令式(3.40)等于 Rs 后代入式(3.41)可以得到匹配时的电压增益为

$$\frac{V_{\text{out}}}{V_{\text{in}}} = -\frac{1}{2}g_{\text{mA}}R_{\text{L}}$$
(3.42)

由于匹配时的电压增益只与主放大管的跨导和负载有关系,这也解释了为什么只需要使 MA1~MA4 的尺寸成比例关系就可以控制增益台阶。式(3.40)还表明,改变增益会导致输入阻抗发生变化,所以这里通过调节 *R*_F 的大小来改善输入匹配随增益改变后的恶化,当增益减小时,*R*_F 也减小,但并不是成比例的减小。



图 3-17 恒定-gm 自偏置电路结构

为了使式(3.42)中增益不随电源电压和工艺变化而变化,本文采用了恒定-gm的自偏置电路[2],其电路结构如图 3-17 所示,开启电路并没有画出,图中采用了由 M11~M14 组成的宽摆幅电流镜来偏置共源共栅晶体管,其中 R₂、C₂、R₃、

C₃、R₅和 C₅组成的低通滤波器是为了避免高频噪声进入信号通路。自偏置电流的产生主要是来自由 M1~M6 以及 R_B组成的电路,其中 M2 的宽长比是 M1 的 K 倍,由[2]中的推导可知,在忽略体效应时,输出电流 I_{OUT} 为

$$I_{\text{OUT}} = \frac{2}{\mu_{\text{n}} C_{\text{ox}} \left(\frac{W}{L}\right)_{1}} \frac{1}{R_{\text{B}}^{2}} \left(1 - \frac{1}{\sqrt{K}}\right)^{2}$$
(3.43)

这个电流虽然与电源电压无关,但是因为存在与迁移率 μ_n 和栅氧电容 C_{ox} 的关系,它还是会随着工艺变化。如果使用这个电流来偏置有源负反馈低噪声放大器,增益的情况却会有些不一样,假设主放大管的电流为自偏置输出电流的 N 倍,则主放大管的跨导 g_{mA} 为

$$g_{\rm mA} = \frac{2N}{R_{\rm B}} \left(1 - \frac{1}{\sqrt{K}} \right) \tag{3.44}$$

此时增益的表达式(3.42)转化为

$$\frac{v_{\text{out}}}{v_{\text{in}}} = -\frac{NR_{\text{L}}}{R_{\text{B}}} \left(1 - \frac{1}{\sqrt{K}}\right)$$
(3.45)

增益的表达式只与 R_L与 R_B的倍数以及两个比例系数 N 和 K 有关系,如果在设 计时将 R_L和 R_B使用相同尺寸的电阻串并联实现,那么从这点出发可以认为,电 路的增益不随工艺和电源电压的变化。由于此增益还受到输入匹配的影响,因此 它还不是完全不受工艺变化影响,但是由式(3.40)输入阻抗的表达式可知,即使 在 g_{mF}或者 R_F变化的时候,它们要被分母中的恒定增益除,因此可以认为输入 匹配受工艺和电源变化影响很小。

有源负反馈低噪声放大器相比于电阻负反馈只是在反馈通路中加入了一个 源极跟随器,但是它却获得了两个方面的重要性能提升。第一,它消除了反馈通 路在输出端的负载效应,这使得匹配时增益的表达式简洁明了,从而使得设计一 个不随工艺变化的增益成为可能。第二,由于源极跟随器的引入使得输入阻抗的 表达式中引入了 g_{mF},同时去掉了输出负载 R_L,这样可以使得在不改变增益的情 况下有更多的自由度来优化输入匹配和噪声的折中,从而使得噪声系数能优化到 相对较低的程度。分别分析各个噪声源(信号源内阻 R_S、放大晶体管 MA、反馈 晶体管 MF、反馈电阻 R_F、负载电阻 R_L和反馈直流偏置晶体管 MB)在输出端的 等效噪声,可以算出噪声系数的表达为

$$NF = 1 + \frac{\gamma_{A}R_{S}}{g_{mA}} \left(\frac{1}{R_{S}} + \frac{g_{mF}}{g_{mF}R_{F} + 1}\right)^{2} + \frac{\gamma_{F} \cdot g_{mF} \cdot R_{S}}{(1 + g_{mF}R_{F})^{2}} + R_{F} \cdot R_{S} \left(\frac{g_{mF}}{g_{mF}R_{F} + 1}\right)^{2} + \frac{R_{S}}{g_{mA}^{2}R_{L}} \left(\frac{1}{R_{S}} + \frac{g_{mF}}{g_{mF}R_{F} + 1}\right)^{2} + \frac{\gamma_{B} \cdot g_{mB} \cdot R_{S}}{(1 + g_{mF}R_{F})^{2}}$$
(3.46)

47

其中等号右边的六项依次表示信号源内阻 R_s、主放大管 MA、反馈晶体管 MF、 反馈电阻 R_F、负载电阻 R_L和反馈直流偏置管 MB 的噪声贡献,匹配后的噪声系 数的表达式为

$$NF = 1 + \frac{\gamma_{A}}{g_{mA} \cdot R_{S}} \left(\frac{2 + A_{0}}{1 + A_{0}}\right)^{2} + \frac{\gamma_{F}}{1 + A_{0}} \left[1 - \frac{R_{F}}{R_{S}(1 + A_{0})}\right] + \frac{R_{F}}{R_{S}(1 + A_{0})^{2}} + \frac{1}{g_{mA} \cdot R_{S}A_{0}} \left(\frac{2 + A_{0}}{1 + A_{0}}\right)^{2} + \gamma_{B} \cdot g_{mB} \cdot R_{S} \left[1 - \frac{R_{F}}{R_{S}(1 + A_{0})}\right]^{2}$$
(3.47)

其中 Ao 代表 gmARL,当它远大于 1 时,可以近似认为

$$NF \approx 1 + \frac{\gamma_{A}}{g_{mA} \cdot R_{S}} + \frac{\gamma_{F}}{1 + A_{0}} \left[1 - \frac{R_{F}}{R_{S}(1 + A_{0})} \right] + \frac{R_{F}}{R_{S}(1 + A_{0})^{2}} + \frac{1}{g_{mA} \cdot R_{S}A_{0}} + \gamma_{B} \cdot g_{mB} \cdot R_{S} \left[1 - \frac{R_{F}}{R_{S}(1 + A_{0})} \right]^{2}$$
(3.48)

为了分析方便,这里同时列出输入匹配时需要满足的表达式

$$R_{\rm S} = \frac{1}{1 + A_0} \left(\frac{1}{g_{\rm mF}} + R_{\rm F} \right)$$
(3.49)

分析式(3.48)和(3.49)可以得出以下关于噪声优化的结论:

- 可以通过加大反馈直流偏置晶体管的沟道长度来减小其所对应的 γ_B,通过加 大其过驱动电压来减小 g_{mB},在反馈偏置电流不算太大的情况下式(3.48)等 号右边第六项可以忽略。本设计中将它沟道长度取为 2 μm,过驱动电压取 为 300 mV。
- 2、由于 A₀一般远大于 1,式(3.48)等号右边的第三、四、五项的噪声贡献一般 会小于第二项的贡献,第二项噪声贡献相对较大的原因还有:出于速度的考 虑,主放大管的沟道长度不能取很大,因此 γ_A相对较大。由于本文设计的低 噪声放大器涉及两个频段,因此 VHF 频段的高增益模块设计可以适当增加 主放大管的沟道长度以优化它在 VHF 频段的噪声系数。本设计中 UHF 频段 的高增益模块主放大管的沟道长度为 0.18 μm, VHF 频段为 0.36 μm。
- 3、通过增加主放大管跨导 g_{mA},可以减小式(3.48)等号右边第二项的噪声贡献,但是这种增加主放大管跨导来降低噪声系数的方法还需要考虑其它的两个因素,第一,提高跨导 g_{mA}除了需要将过驱动电压尽量降低之外,还意味着需要加大功耗,这是缺点;第二,为了满足式(3.49)的输入匹配条件,提高主放大管跨导意味着需要降低负载电阻,这对于低噪声放大器在整个频带内的增益平坦度是有益的,这是优点。因此对于给定的增益值,在功耗可以接受的范围内增加主放大管的跨导是非常有效的降低噪声系数的方法。

4、当式(3.48)等号右边第二项的噪声贡献已经被降低到一定程度时,第三、四项的噪声贡献也会逐渐显现出来,单从第三项看,增加反馈电阻可以减小它的噪声贡献,可是这会增加第四项的噪声贡献,这样似乎无法判断增加反馈电阻对噪声系数的影响,但是这只是在输入完全匹配的情况,如果考虑牺牲一定的输入匹配,根据式(3.46)可知,增加反馈电阻将会减小噪声系数,因此在 S11 可以接受的范围内增加反馈电阻也是一种有效的降低噪声系数的方法,这里还可以适当增加反馈晶体管的跨导来补偿反馈电阻的增加。虽然增加反馈电阻的方法也会使得增益有微小的增大(根据式(3.41)推断),但这是可以接受的。

低噪声放大器的非线性来源主要是 gm 和 gds 的非线性,在输出负载不大以 及放大管始终处于饱和区的情况下,后者可以忽略。根据前面关于线性度优化的 讨论,有源负反馈低噪声放大器由于反馈的使用可以在很大程度降低主放大管的 非线性,前面关于反馈降低非线性的讨论是基于线性反馈回路的前提下进行的, 而这里由于反馈通路中源跟随器的引入使得该反馈不再是线性反馈,因此在主放 大管的非线性被降低的同时,反馈通路的非线性是该放大器非线性的主要来源。 这是在反馈通路中加入源跟随器后的一个缺点。



图 3-18 局部环路增益与 IIP3 之间的关系

由于输出端的信号相比于输入端的信号是被放大之后的结果,当它被反馈到 反馈晶体管的栅极时,反馈晶体管的非线性贡献可能是整个电路非线性的瓶颈。 不过好在有一个串联反馈电阻与反馈晶体管又形成了一个局部的负反馈,它们的 环路增益为 gmFRF,因此增加反馈电阻和反馈晶体管的跨导可以改善电路的非线 性。不同的环路增益下所对应的 *IIP*3 的仿真结果如图 3-18 所示,图中只是通过 改变改变 RF 来改变环路增益,随着 RF 的逐渐增加,*IIP*3 是先增加后减小,后减 小的原因一方面是因为随着 RF 的增加,输入阻抗在不断增加,增益会加大;另 一方面是因为电路总的环路增益随着 RF 的增加而减小,这就使得主放大管的非 线性慢慢凸显出来,可以算出总的环路增益 LoopGain 为:

$$LoopGain = \frac{g_{mF}R_{S}}{1+g_{mF}(R_{F}+R_{S})} \cdot g_{mA}R_{L}$$
(3.50)

反馈管的非线性是如何在输出产生三阶交调量的?假设忽略主放大管的非 线性,输入为双频点信号,初步认为主放大管的栅极信号频谱为 vga1,如图 3-19 所示,它被主放大管线性放大后的输出为 vout1,当 vout1 被加在反馈管的栅极时, 它的跨导非线性(设它的二次、三次非线性系数分别为 K_{29m}、 K_{39m})会使得主放 大管的栅极频谱产生二阶、三阶输出,于是主放大管的栅极信号频谱被修正为 vga2,这个信号被放大使输出信号被修正为 vout2,当它再一次被加在反馈管栅极 时,会使得主放大管的栅极频谱进一步被修正为 vga3,它的三阶交调输出一部分 是由于反馈管跨导的二阶非线性产生,一部分是由三阶非线性产生,这个信号再 一次被放大使输出信号被修正为 vout3 的频谱。综上所述,反馈管的二阶、三阶 非线性都会对输出三阶交调量有贡献,所以在选择反馈管的过驱动电压时,三次 非线性系数为零的点未必就是线性度最好的点,因为由 3.3.2 节的分析中看到, 三次非线性系数为零的点也基本上是二次非线性系数最大的点,因此可以适当增 加一些过驱动电压从而通过提高局部反馈环路增益来获得最优线性度。



图 3-19 反馈晶体管的非线性如何影响输出三阶交调量

3.4.3 衰减器设计考虑

由于数字电视接收系统最大可能需要接收 0 dBm 的输入信号功率,衰减器 模块不可或缺。对衰减器模块的设计要求是:不同增益下输入匹配、线性度好, 频率特性优良等等,本文要求的衰减范围为-22 ~ 6 dB,以 2 dB 为台阶,采用 的电路结构如图 3-20 所示。



图 3-20 衰减器模块的电路结构

本设计来源于最简单的电阻分压原理,只是增加了一些开关使得输入阻抗 *R*_{in}在任何衰减情况下都保持不变。其中开关 S1 ~ S6 用来控制 6 dB 台阶的产生, S7 ~ S9 用来控制 2 dB 台阶的产生,当仅有开关 S1、S4、S7 闭合时,此时为 最少的衰减,可以很容易算出此时

$$\frac{v_{\text{out}}}{v_{\text{in}}} = \frac{R \left\| (0.16 + 0.21 + 0.63) R}{R \left\| (0.16 + 0.21 + 0.63) R + R/2} \right\|_{2}^{2}} = -\frac{1}{2} = -6 \text{ dB}$$
(3.51)

如果将 S7 闭合依次改为 S8、S9 闭合,其它开关不变,则可以实现-8 dB 和-10dB 的衰减,依次类推可以实现这个-22~-6 dB 衰减,6 dB 台阶控制表如表 3-3 所示,其中"1"代表闭合,"0"代表断开,2 dB 台阶通过将 S7 闭合改为 S8 或

S1	S2	S3	S4	S5	S6	S7	Gain (dB)
1	0	0	1	0	0	1	-6
0	1	0	1	1	0	1	-12
0	0	1	1	1	1	1	-18

表 3-3 衰减器的 6 dB 台阶实现方式

S9 闭合来完成。可以很容易证明,在不同的衰减量下该电路的输入阻抗都为 R,因此可以令 R等于 50 欧姆来完成匹配,这对于完成不同增益模式下的输入匹配 是非常重要的。

由于衰减器后面的模块是不需要进行阻抗匹配,因此本设计并不关心电路的输出阻抗 *R*out,相比于传统的 *R-2R* 的衰减器[18],该电路的输出阻抗较小,因此在衰减量相同的情况下,该设计具有更好的噪声性能。图 3-20 中的开关采用

51

[18]中的一种开关结构,它通过在 MOS 开关的栅极和体极增加大电阻的方法减 小开关受大信号幅度的干扰从而提高线性度。由于电阻的比例关系,尽管开关的 导通电阻很小,但也应该尽量使其成相应的比例关系,其中 S1、S2 和 S3 导通 电阻的比例关系应该为 4:6:7,而 S4、S5 和 S6 导通电阻的比例关系为 4:2: 1。最后需要指出的是,由于该电路用到了 *R*/8 的电阻值,对于 50 欧姆匹配来 说,它是一个非常小的值,在版图设计时,一方面是所有电阻要尽量使用同一个 尺寸的电阻(50 欧姆)并联构成,另一方面要特别注意避免寄生电阻的产生。

3.4.4 高增益模块的性能优化

在高增益模块设计中,初期为了使得 UHF 频段的增益平坦度较好,使用了 电感来抬升增益,但是片上电感总是会占用很大的面积,因此在后期优化时,为 了节省面积去掉了电感,只使用纯电阻负载。增益在高频时的下降从以下几个方 面来优化:

- 适当增加主放大管的跨导,对于给定的增益可以减小负载电阻的值,因此可以使得电路输出端的带宽更大,这对电路的噪声也是有好处的,只是要牺牲一些功耗;
- 适当增加反馈管的跨导,使得式(3.50)中环路增益增大,这样可以通过反馈 来改善带宽,从而缓解增益在高频出的下降;
- 适当减小共源共栅管的尺寸,这样可以减小输出端的寄生电容,只是这样会 使得共源共栅管的噪声贡献略有增加[7],但都是在可接受的范围内。

高增益模块通过改变主放大管的跨导来改变增益,可是增益的变化会带来输入阻抗的变化,在前面的设计中,本文采用改变反馈电阻 *R*_F的策略来缓解由增益改变造成的输入匹配恶化。这种改变 *R*_F的方法具有很大的随机性,它没有一定的比例关系,工艺偏差会造成很大的影响,在本文 3.3.3 节中介绍的可变增益情况下的输入匹配优化技术可以解决这个问题,其基本原理已经在前面讨论过,改进后的电路结构如图 3-21 所示,负载中的电感已经被去除,反馈电阻 *R*_F不再是可变电阻,当 S1~S4 全部向上闭合时,为最高增益 20 dB,此时 S2~S4 向

下闭合,将 S4 变为向下闭合,同时 S4 向上闭合,此时获得次高增益 18 dB,但 是反馈到 F 点的信号并没有发生改变,因此输入阻抗不会随着增益而变化,以此 类推,可以实现 20~14 dB 增益变化。



图 3-21 可变增益情况下的匹配优化结构

优化后的 S 参数仿真与优化前的 S 参数仿真结果对比如图 3-22 所示。图中 左侧是采用可变电阻的方案下增益变化时 S11 的仿真结果,右侧是采用优化架 构后增益变化时 S11 的仿真结果,可以看到,优化后的 S11 基本不随增益变化 而变化。采用恒定的反馈电阻还有一个优点,工艺角变化对 S11 的影响会明显 小于采用可变电阻情况。



图 3-22 可变增益情况下输入匹配优化前后对比

第四章 下变频混频器研究与设计

4.1 前言

接收机射频前端电路的最终目的是要将高频信号转换成低频信号,完成这个 功能的模块就是下变频混频器,它是一个三端口模块,包括射频输入信号、本地 振荡输入信号以及输出信号, 超外差接收机将输出信号称为中频信号, 而零中频 接收机中有时也将它称为基带信号(Baseband Signal)。早期混频器大多是采用 吉尔伯特单元来实现的,它的核心思想是两个不同频率的正弦信号相乘得到频率 之差和频率之和的输出频率成分,尽管这种结构早已经被很多新的架构所替代, 但是其核心思想仍然没有改变。现代的接收机中采用的混频器总体可以分为有源 混频器和无源混频器,区分有源和无源的方法是看混频器的开关器件是处在饱和 区还是线性区。近几年随着无源混频器的很多好处被大家慢慢发掘, 越来越多的 设计者都选择采用无源混频器,这点在零中频接收机中越发明显。混频器又有单 平衡(Single Balance)和双平衡(Double Balance)混频器之分,这里的"平衡"实 际上是指差分的意思,单平衡是指只有本地振荡信号是差分输入,双平衡则表示 本地振荡和输入信号都是差分信号,单平衡混频器相比输入信号和本地振荡信号 都是单端输入的混频器具有更高的增益目能够抑制本地振荡到射频输入的泄露, 而双平衡混频器相比于单平衡混频器能够更好的抑制本地振荡信号到输出的泄 露和二阶非线性[7]。

本文所涉及的数字电视接收系统采用零中频的架构,因此下变频混频器也将 选用无源混频器。本章将首先介绍在零中频接收机中混频器是出于什么因素从有 源过渡到无源的,接下来详细分析无源混频器的阻抗特性、噪声特性以及非线性 特性,最后给出了一个可变增益的电流驱动型无源混频器的详细设计。

4.2 有源混频器到电流驱动型无源混频器的过渡

一个典型的单平衡有源混频器如图 4-1 所示, M1 首先将输入射频电压(RF Voltage)转换成射频电流(RF Current), M2、M3 随本地振荡信号周期性导通和关闭将射频电流转换成中频电流(IF Current),中频电流流经负载电阻转变成中频电压(IF Voltage),当然输出还包含其它一些频点的电压,这里假设它们都被滤除。值得注意的是,M1 的电流既包括直流电流也包括射频小信号电流,M2 和 M3 导通时都工作在饱和区以保证线性度[7]。在 2.3.2 节曾经提到,1/f噪声是零中频接收机必须面对的问题,因为它将直接落在混频输出端的有用信号带宽内。图 4-1 中有源混频器的 M2、M3 产生的 1/f噪声会调制输出电流使得在输出端产生一个低频的噪声,而且这个低频的噪声与 M1 管的直流电流成正比[19],

因此减小被混频的直流电流就可以减小输出 1/f 噪声。一种很常见的方法是插入 一个电流源使得流过 M2 和 M3 的电流只是 M1 总电流的一部分[20],如图 4-2 所示。但是该电路因电流源的引入会带来三个问题:一是电流源的白噪声会被引 入;二是电流源的寄生电容会使得 S 点对地电容 C₁增加,该点的电容具有旁路 射频信号的坏处;三是由于流过 M2 和 M3 的电流减小使得从它们从源端看进去 的阻抗(1/g_m)增大,这使得射频电流被进一步旁路。[21]中为了避免这些问题, 它只在 M2 和 M3 处在平衡状态下(两者同时导通时)时注入一个电流,它可以在 不增加白噪声的情况下有效降低 1/f 噪声。



图 4-1 单平衡有源混频器



图 4-2 通过减小被混频的直流信号来减小 1/f 噪声的方法

如果完全去除被混频的直流信号,那么由这种机制产生的 1/f 噪声也会完全 消失,被混频的信号就只有交流小信号电流,这就是电流驱动型无源混频器的基 本思想。单平衡电流驱动无源混频器如图 4-3 所示,射频输入电压 v_{RF} 经过 *G*_m 单元之后产生的射频电流 *i*_{RF} 通过 *C*_c 交流耦合到混频开关管 M1 和 M2 上,这两 个混频开关管不包含直流信号。为了保证在导通时能够有足够小的导通电阻,它 必须工作在线性区且需要大信号的本地振荡信号来驱动,其中的耦合电容 C_c也 保证了它工作在深度线性区。在混频器开关管的后面一般会有一个跨阻放大器 (TIA, Transimpedance Amplifier),它的作用是多方面的,一是它能够将输出基 带电流转化成电压;二是它通过反馈确定混频开关管的直流工作点;三是它本身 可以做成一个具有低通特性的跨阻滤波器,因此它可以滤除很多高频无用信号; 四是它的输入阻抗可以近似认为很小,于是在这条信号通路上的电压摆幅非常 小,这使得该电路的线性度很好,而且非常适合低电源电压的应用。



图 4-3 单平衡电流驱动型无源混频器

综上所述,电流驱动型无源混频器是出于 1/f 噪声的考虑从有源混频器过渡 过来的,同时,跨阻放大器的低输入阻抗使得信号通路中电压幅度相对较小从而 能够获得更好的线性度。关于电流驱动型无源混频器性能的进一步分析将在下一 节中进行讨论。

4.3 电流驱动型无源混频器的性能分析



图 4-4 电流驱动型无源混频器的分析模型

电流驱动型无源混频器的 TIA 通常由一个带反馈的运放构成,将它完整画出 后的电流驱动型无源混频器的分析模型如图 4-4 所示,其中运算放大器和反馈 电阻 *R*_F、反馈电容 *C*_F构成具有低通滤波功能的 TIA,全差分输出 *v*_{out}已经是被 部分滤波的结果,当然在它后面还需要接信道选择滤波器进一步滤波。

4.3.1 增益和阻抗特性分析

4.3.1.1 增益分析

当高频输入信号电压 Vin(t)经过跨导单元时,它输出的电流为

$$i_{\rm in}(t) = G_{\rm m} \cdot v_{\rm in}(t) \tag{4.1}$$

其中 G_m为跨导单元的跨导。继续假设本地振荡信号为理想矩形方波,将混频器 开关管当作理想开关,近似的认为 TIA 的输入端为虚地点,在这些前提下可以将 图 4-4 中电路等效成图 4-5 所示(见下一页),所以 *h*(*t*)和 *i*₂(*t*)在时域的表达式分 别为:

$$i_1(t) = i_{\rm in}(t) \cdot S(t) \tag{4.2}$$

$$i_2(t) = i_{in}(t) \cdot [1 - S(t)]$$
 (4.3)

由于 TIA 输入虚地, 全差分输出电压为

$$V_{\rm out}(t) = -[i_1(t) - i_2(t)] * Z_{\rm F}(t)$$
(4.4)

$$= -\left\{i_{\rm in}(t)\cdot\left[1-2S(t)\right]\right\}*Z_{\rm F}(t) \tag{4.5}$$

其中 Z_F(*t*)代表 R_F 与 C_F 阻抗的并联在时域的表达式, "*"代表卷积,由于感兴趣的输出频段位于低频处,因此可以使 1-2S(*t*)的傅里叶展开式中只保留一次谐波,注意它的一次谐波系数为 4/π,于是式(4.5)可进一步化简为

$$V_{\rm out}(t) = -\left[\frac{4}{\pi}G_{\rm m}\cdot V_{\rm in}(t)\cdot\cos(\omega_{\rm LO}t)\right]*Z_{\rm F}(t) \tag{4.6}$$

将式(4.6)转换成 s 域的表达式为

$$v_{\rm out}(s) = -\frac{2}{\pi} G_{\rm m} \cdot Z_{\rm F}(s) \cdot \left[v_{\rm in}(s + j\omega_{\rm LO}) + v_{\rm in}(s - j\omega_{\rm LO}) \right]$$
(4.7)

假设输入信号是一个在 ω_{LO} + ω_m 频率处的单频信号,即在别的其它频点功率为零,于是输出希望得到一个在 ω_m 频率处的信号,将 jω_m 代入式(4.7)后有

$$v_{\text{out}}(j\omega_{\text{m}}) = -\frac{2}{\pi}G_{\text{m}} \cdot Z_{\text{F}}(j\omega_{\text{m}}) \cdot \left[v_{\text{in}}(j\omega_{\text{m}} + j\omega_{\text{LO}}) + \underbrace{v_{\text{in}}(j\omega_{\text{m}} - j\omega_{\text{LO}})}_{0}\right]$$
(4.8)

所以可以推出电流驱动型无源混频器的增益为

$$\frac{V_{\text{out}}(j\omega_{\text{m}})}{V_{\text{in}}(j\omega_{\text{m}}+j\omega_{\text{LO}})} = -\frac{2}{\pi} \cdot \frac{G_{\text{m}}R_{\text{F}}}{1+j\omega_{\text{m}}R_{\text{F}}C_{\text{F}}}$$
(4.9)



图 4-5 计算增益时的混频器等效电路

其中 ω_m 为输出信号频率, ω_{LO} + ω_m 为输入信号频率。从式(4.7)中可以发现另一 个问题:如果同时在 ω_{LO} - ω_m 频率处存在一个信号,这个信号似乎也会对频率 为 ω_m 的输出产生贡献,但是这在正交下变频混频器中不会发生,它的原理与第 二章中提到的正交下变频用来抑制自混叠(Self-Corruption)现象的原理是一样 的。

在式(4.9)中,当输出信号频率 ω_m << 1/(*R*_F*C*_F)时,即在频带内的转换增益变 为 ²/_π*G*_m*R*_F,这与有源混频器增益的表达式[7]非常接近,如果使 *R*_F的值与有源 混频器的负载电阻取值相等,那么电流驱动型无源混频器可以获得与有源混频器 相同的增益,但是前者同时具有更好的噪声和非线性性能。

4.3.1.2 阻抗特性分析

混频器是一个非线性时变系统,它的阻抗特性分析与线性时不变系统具有很大的差别,当输入信号分别为电压和电流时,非线性时变系统的阻抗特性并不相同,意识到这点对于分析电流驱动型无源混频器的阻抗特性很重要,所以不能将输入为电压源的电压驱动型无源混频器的阻抗特性[7]搬移到电流驱动型无源混频器上来。

分析从图 4-4中A点向右看进去的阻抗对于 Gm单元之后的耦合电容的选择 具有重要的意义,因为耦合电容和这个阻抗构成的高通滤波器必须能够使得有用 信号通过,分析它还对窄带接收系统的增益优化[22]、无低噪声放大器的接收机 输入匹配优化[23]有帮助。假设从 TIA 输入端看进去的阻抗为 Z_{BB}(s),它是一个 具有低通特性的阻抗,若混频器开关的导通电阻为 R_{SW},分析时可以画出图 4-6 所示的分析模型,其中单刀双掷开关受本地振荡信号控制,本地振荡信号仍然是 图 4-5 中的方波信号,可以写出 A 点电压 V_{RF}(*t*)在时域的完整表达式为

$$V_{\mathsf{RF}}(t) = \left\{ i_{\mathsf{in}}(t) \cdot S(t) \cdot R_{\mathsf{SW}} + \left[i_{\mathsf{in}}(t) \cdot S(t) \right] * \frac{Z_{\mathsf{BB}}(t)}{2} \right\} \cdot S(t) \\
 + \left\{ i_{\mathsf{in}}(t) \cdot \left(1 - S(t) \right) \cdot R_{\mathsf{SW}} + \left[i_{\mathsf{in}}(t) \cdot \left(1 - S(t) \right) \right] * \frac{Z_{\mathsf{BB}}(t)}{2} \right\} \cdot \left(1 - S(t) \right)$$
(4.10)

其中 S(t)是在 0 和 1 之间随本地振荡频率变化的方波信号。表达式由两部分叠加 组成,分别代表上下两路信号对 A 点的贡献,注意信号每经过开关一次都需要 与 S(t)或者 1 – S(t)相乘一次,例如电流从 A 点到 B 点需要乘以 S(t),在 B 点得 到的电压等效到 A 点同样需要乘以 S(t), S(t)的傅里叶展开表达式为

$$S(t) = \frac{1}{2} + \sum_{n=1}^{+\infty} D_n \cos(n\omega_{LO}t - \frac{\pi}{2})$$
(4.11)

其中 Dn 的表达式为

$$D_{n} = \begin{cases} \frac{2}{n\pi} & n = 1, 3, 5..... \\ 0 & n = 2, 4..... \end{cases}$$
(4.12)



图 4-6 电流驱动型无源混频器输入阻抗分析模型

为了分析方便,将式(4.10)看成是来自两部分贡献的叠加: R_{SW}的贡献 V_{RFR}(t) 和 Z_{BB}的贡献 V_{RFZ}(t),于是有

$$v_{\rm RF}(t) = v_{\rm RFR}(t) + v_{\rm RFZ}(t)$$
(4.13)

$$v_{\text{RFR}}(t) = \left[i_{\text{in}}(t) \cdot S(t) \cdot R_{\text{SW}}\right] \cdot S(t) + \left[i_{\text{in}}(t) \cdot (1 - S(t)) \cdot R_{\text{SW}}\right] \cdot (1 - S(t))$$
(4.14)

$$V_{\mathsf{RFZ}}(t) = \left\{ \left[i_{\mathsf{in}}(t) \cdot S(t) \right] * \frac{Z_{\mathsf{BB}}(t)}{2} \right\} \cdot S(t) + \left\{ \left[i_{\mathsf{in}}(t) \cdot \left(1 - S(t) \right) \right] * \frac{Z_{\mathsf{BB}}(t)}{2} \right\} \cdot \left(1 - S(t) \right) (4.15) \right\}$$

仍然假设 $i_{\rm m}$ 是一个频率为 $\omega_{\rm LO} + \omega_{\rm m}$ 的单频点信号,将式(4.11)代入式(4.14),只保留在 $\omega_{\rm LO} + \omega_{\rm m}$ 频点的电压信号后,可以算出导通电阻在这个频点的贡献为

$$v_{\text{RFR}}(t)|_{\omega_{\text{LO}}+\omega_{\text{m}}} = i_{\text{in}}(t) \cdot R_{\text{SW}} \cdot \left\{ 2 \left[\left(\frac{1}{2}\right)^2 + \frac{1}{2} \sum_{n=1}^{+\infty} D_n^2 \right] \right\}$$
(4.16)

由于 $\sum_{n=1}^{+\infty} D_n^2 = \frac{1}{2}$,式(4.16)可以进一步化简为

$$v_{\mathsf{RFR}}(t)|_{\omega_{\mathsf{IO}}+\omega_{\mathsf{m}}} = i_{\mathsf{RF}}(t) \cdot R_{\mathsf{SW}}$$
(4.17)

将它转换成 s 域的表达式为

$$V_{\text{RFR}}(s)|_{\omega_{\text{LO}}+\omega_{\text{m}}} = R_{\text{SW}} \cdot i_{\text{in}}(s)|_{\omega_{\text{LO}}+\omega_{\text{m}}}$$
(4.18)

由此可知, 混频器开关的导通电阻对 A 点在输入信号频点的阻抗贡献就是导通 电阻本身。类似的可以算出基带阻抗在这个频点的贡献为

$$v_{\text{RFZ}}(t)|_{\omega_{\text{LO}}+\omega_{\text{m}}} = \frac{4}{\pi^2} \cos\left(\omega_{\text{LO}}t - \frac{\pi}{2}\right) \left\{ \left[i_{\text{in}}(t)\cos\left(\omega_{\text{LO}}t - \frac{\pi}{2}\right)\right] * z_{\text{BB}}(t) \right\} \quad (4.19)$$

计算时需要运用 Z_{BB} 的低通特性,将式(4.19)转换成 s 域表达式并只保留在 ω_{LO} + ω_m 频点的电压信号后,可以算出基带输入阻抗 Z_{BB} 在这个频点的贡献为

$$V_{\text{RFZ}}(s)|_{\omega_{\text{LO}}+\omega_{\text{m}}} = \frac{1}{\pi^2} Z_{\text{BB}}(+j\omega_{\text{m}}) \cdot i_{\text{in}}(s)|_{\omega_{\text{LO}}+\omega_{\text{m}}}$$
(4.20)

将式(4.18)和式(4.20)合并后可以算出

$$V_{\rm RF}(s)|_{@\omega_{\rm LO}+\omega_{\rm m}} = \left[R_{\rm SW} + \frac{1}{\pi^2}Z_{\rm BB}(+j\omega_{\rm m})\right] \cdot i_{\rm in}(s)|_{\omega_{\rm LO}+\omega_{\rm m}}$$
(4.21)

因此可以推出 A 点在 $\omega_{LO} + \omega_m$ 频点的输入阻抗 $Z_{inA}(s)$ 为

$$Z_{inA}(s)\big|_{\omega_{LO}+\omega_{m}} = R_{SW} + \frac{1}{\pi^{2}}Z_{BB}(+j\omega_{m})$$
(4.22)

由于 Z_{BB} 作为 TIA 的输入阻抗是一个相对较小的量,因此这个输入阻抗还是主要 由混频器开关管的导通电阻决定,如果使用这个阻抗进行输入匹配[23],一方面 需要控制混频器开关管的尺寸,另一方面还需要控制 TIA 的输入阻抗。

4.3.2 噪声分析

电流驱动型无源混频器的噪声来源主要有白噪声和 1/f 噪声,本文将噪声按整体架构分成三个部分:跨导单元的噪声贡献、混频器开关的噪声贡献、跨阻放大器的噪声贡献。下面将分别分析这三个部分的白噪声和 1/f 噪声贡献。

4.3.2.1 白噪声分析

1、跨导单元的白噪声分析

跨导单元的白噪声电流输出与射频电流输出一起通过混频器开关管后对输 出产生噪声贡献,假设跨导单元的输出噪声电流为 *i*²_{n,Gm},可以画出如图 4-7 所 示的跨导白噪声分析模型。先考虑上半部分的噪声,由于白噪声通过占空比为 50%的方波信号后仍然是白噪声,只是其功率谱密度减半[7],因此可以算出 X 点在频带内的白噪声为

$$\overline{v_{n,X}^2} = \frac{1}{2} \overline{i_{n,Gm}^2} \cdot R_F^2$$
(4.23)

由于上下两路的噪声不相关,输出的总噪声功率还应该加倍,所以它的表达式为

$$\overline{v_{n,out}^2} = \overline{i_{n,Gm}^2} \cdot R_F^2$$
(4.24)

跨导单元一般都由 MOS 管构成,可以认为 $i_{n,Gm}^2 = 4KT\gamma G_m$,将其代入(4.24)并等 效到输入为

$$\overline{V_{n,in}^2} = \frac{4KT\gamma G_m \cdot R_F^2}{\left(\frac{2}{\pi}\right)^2 G_m^2 R_F^2} = \pi^2 KT\gamma \frac{1}{G_m}$$
(4.25)

相比于单个MOS管栅端的等效输入噪声 $4KT\gamma_{g_m}^1$, 混频器的等效输入噪声要大 3.9 dB(即 $\frac{\pi^2}{4}$ 倍), 但是加大MOS管的跨导仍然对减小噪声有效。以上分析是在假 设理想方波并且不考虑A点的寄生电容的基础之上进行的, 但是实际上二者对跨 导的等效输入噪声影响也并不大[24]。





2、 混频器开关管的白噪声分析

无源混频器中的开关管工作在深度线性区,因此它的沟道电阻会产生白噪 声。当其中一个开关管关断时,很显然它不会产生噪声,另一个导通的开关管也 不会对输出噪声产生影响,因为它的电流被跨导单元的输出射频电流所固定。从 这个角度来讲,开关管的白噪声不会对输出噪声产生影响,但是因为实际电路中 方波信号的有限上升和下降时间以及开关管射频输入端的寄生电容的影响,开关 管的白噪声还是会对输出有噪声贡献,为了与有源混频器中开关管的噪声分析 [19]相一致,[24]中将前者称为直接机制噪声贡献,后者称为间接机制噪声贡献。 不过在实际设计中会尽量使得本地振荡信号接近理想方波,开关管射频输入端的 寄生电容也相对较小,因此这两种机制总的来说对输出噪声的贡献可以被忽略。

3、跨阻放大器的白噪声贡献



图 4-8 混频器跨阻放大器白噪声分析模型

如图 4-8 所示,使用单端的模型来分析跨阻放大器的总噪声贡献,其中 $\overline{v_{n,Av}^2}$ 为运放的等效输入白噪声, $\overline{i_{n,RF}^2}$ 为反馈电阻 R_F 的噪声电流,将运放近似看成是理想运放,X点可以认为是接地点,因此反馈电阻到输出的噪声为

$$\overline{v_{n,out,RF}^2} = \frac{4KT}{R_F} \cdot R_F^2 = 4KTR_F$$
(4.26)

如果将 X 点向左看进去的电阻记为 R_{mix},则运放的等效输入噪声对输出噪声的 贡献为

$$\overline{v_{n,out,Av}^2} = \overline{v_{n,Av}^2} \cdot \left(1 + \frac{2R_F}{R_{mix}}\right)^2$$
(4.27)

其中系数 2 是因为 R_{mix}转换成单端时需要除以 2。为了计算 R_{mix},设混频器开关的导通电阻为 R_{on},A 点总的寄生电容为 C_p,本地振荡方波信号的占空比为 50%,于是由开关电容原理可以知道,当输入一个阶跃信号 V_{step}时,电容 C_p上电压的时域响应为[25]

$$V_{\rm cp}(t) = V_{\rm step} \left[1 - \exp\left(-\frac{t}{R_{\rm on}C_{\rm p}}\right) \right]$$
(4.28)

在一个周期 T_{LO}结束时,储存在电容 C_p上的电荷为

$$Q_{Cp}(T_{LO}) = C_{p} \cdot V_{step} \left[1 - \exp\left(-\frac{T_{LO}}{R_{on}C_{p}}\right) \right]$$
(4.29)

因此从X点向左看进去的电阻可以表示为

$$R_{\rm mix} = \frac{V_{\rm step}}{Q_{\rm Cp}(T_{\rm LO}) \cdot T_{\rm LO}}$$
(4.30)

$$=\frac{1}{f_{LO} \cdot C_{p} \cdot \left[1 - \exp\left(-\frac{T_{LO}}{R_{on}C_{p}}\right)\right]}$$
(4.31)

于是跨阻放大贡献的总输出噪声为

$$\overline{v_{n,out}^{2}} = \overline{v_{n,Av}^{2}} \cdot \left\{ 1 + 2R_{F} \cdot f_{LO} \cdot C_{p} \cdot \left[1 - \exp\left(-\frac{T_{LO}}{R_{on}C_{p}}\right) \right] \right\}^{2} + 4KTR_{F}$$
(4.32)

将它等效到输入后有

$$\overline{v_{n,in}^{2}} = \frac{\overline{v_{n,Av}^{2}} \cdot \left\{ 1 + 2R_{F} \cdot f_{LO} \cdot C_{p} \cdot \left[1 - \exp\left(-\frac{T_{LO}}{R_{on}C_{p}}\right) \right] \right\}^{2} + 4KTR_{F}}{\left(\frac{2}{\pi}\right)^{2} G_{m}^{2}R_{F}^{2}}$$
(4.33)

总的来说,从X点向左看进去的电阻越大,运放贡献的噪声越小,这需要A点的寄生电容很小。同时本地振荡的频率越高,运放贡献的噪声越大。增加反馈电阻 *R*_F的值可以同时降低运放的噪声贡献和它本身的噪声贡献,但是如果对于给定增益情况下需要减小*G*_m的大小,这样就会增加跨导单元的噪声贡献,而且由于带宽的需要,电容需要同比例的增加,这有可能会带来难以承受的芯片面积,所以在噪声优化时,需要权衡多方面的考虑。

4.3.2.2 1/f 噪声分析

1、跨导单元的 1/f 噪声分析

尽管跨导单元的输出存在 1/f 噪声,但是 1/f 噪声的频率与有用信号的频率 相去甚远,在下变频完成之后,1/f 噪声会被上变频到本地振荡频率 ω_{LO} 附近和 它的奇次谐波频率附近,因此它不会对输出基带信号造成干扰。得出这个结论的 前提是混频器开关管之间是完全匹配的,如果它们之间存在失调电压,那么 1/f 噪声就会直接泄漏到基带输出。如图 4-9 所示,在开关管 M1 的栅极存在失调电 压 Vos,假设 V_{LO} 是具有有限上升和下降时间的方波,存在失调电压后 V_{LO}的波 形如图图 4-10 所示,如果 V_{LO}的波形在上升或者下降时的斜率为 S,则图中 ΔT 的表达式为

$$\Delta T = \frac{V_{\rm OS}}{2S} \tag{4.34}$$


图 4-9 跨导单元的 1/f 噪声分析模型



图 4-10 失调电压影响本地振荡波示意图

由于 V_{Lo}控制着来自跨导的噪声电流,如果这个噪声电流在一个周期内一半时间流向 M1,一半时间流向 M2,那它将不会对输出低频基带信号产生影响, 但是由于 V_{OS}的引入,使得噪声电流更多的时间内流向 M1,更少的时间内流向 M2,使得 *i*_{n1} – *i*_{n2}的电流不再是一个半波对称函数,因此它含有直流成分,这个 直流噪声成分直接影响有用信号。如果假设在 V_{LO}和 V_{LO} 相交的瞬间电流就完成 从一边到另一边的转向,则差分电流的波形可以画出如图 4-11 所示。由于输出 噪声的表达式为这个差分电流与反馈电阻的乘积,因此将这个差分电流的直流成 分取出后与反馈电阻乘积得到输出噪声的表达式为

$$V_{\rm n,out} = -\frac{4\Delta T}{T_{\rm LO}} \cdot \dot{I}_{\rm n,Gm} \cdot R_{\rm F}$$
(4.35)

其中 $\frac{4\Delta T}{T_{LO}}$ · $i_{n,Gm}$ 为 $i_{n1} - i_{n2}$ 的直流成分。将式(4.34)代入式(4.35),并将 $\overline{i_{n,Gm}^2} = 4KT\gamma G_m$ 代入,可以写出输出噪声功率的表达式为

$$\overline{v_{n,out}^2} = \left(\frac{2V_{OS}}{S \times T_{LO}}\right)^2 \cdot 4KT\gamma G_m \cdot R_F^2$$
(4.36)

等效成输入噪声为

$$\overline{v_{n,in}^2} = \left(\frac{2V_{OS}}{S \times T_{LO}}\right)^2 \cdot \pi^2 K T \gamma \cdot \frac{1}{G_m}$$
(4.37)

可以看出,本地振荡的波形越接近理想方波,即S越大,由失调电压引起的1/f 噪声泄漏越少。混频器开关前面的耦合电容与输入阻抗构成的高通滤波器能够对 1/f噪声能够起到滤波的作用,因此即使存在失调电压的情况下,跨导单元的1/f 噪声也不会对输出产生太大的影响。值得一提的是,这个失调电压也可以认为是 开关管的1/f噪声,因为1/f噪声也可以认为是变化非常缓慢的失调电压。



图 4-11 存在失调电压时差分输出噪声电流情况

2、 混频器开关管的 1/f 噪声分析

电流驱动型无源混频器最显著的特点就是开关管的 1/f 噪声由于直流的不存 在而被完全消除,但是开关管的 1/f 噪声在电流驱动型无源混频器中也不是完全 没有影响。上文中就曾提到这个 1/f 噪声会以失调电压的形式影响跨导单元的 1/f 噪声对输出噪声的贡献,除此之外,在宽带接收机中,如果在本地振荡频率的偶 次谐波频率上存在大干扰信号,这个大的干扰信号会使得在输出端能够看到混频 器开关管的 1/f 噪声贡献。假设在 2ω_{LO}频率处有一个幅度为 A_b的大干扰信号, 则输出噪声电压的表达式为[24]

$$\overline{v_{n,out}^{2}} = \left(\frac{2G_{m}A_{b}}{S \times T_{LO}}\right)^{2} \cdot R_{F}^{2} \cdot \overline{v_{n,1/f}^{2}}$$
(4.38)

其中 $v_{n,1/f}^2$ 为开关管的 1/f 噪声, G_m 为跨导单元的跨导, S 为本地振荡方波上升或 者下降的斜率, R_F 为跨阻放大器的反馈电阻。同样的,本地振荡信号越接近理 想方波,这个噪声贡献越小,同时它也与大干扰信号的幅度成正比。这也验证了 一个测试时经常碰到的问题,在某些频点存在大干扰时,噪声系数将明显上升。

3、跨阻放大器的 1/f 噪声分析

跨阻放大器的 1/f 噪声主要来自运放本身的 1/f 噪声,由于此时的有用信号 已经被降至低频,因此可以采用适当加大 MOS 管尺寸的方法来减小 1/f 噪声, 关于它的噪声分析与前面的白噪声分析基本一致。[24]中还提到由于非理想方波 造成的混频器开关同时导通以及混频器开关射频端的寄生电容也会影响它的 1/f 噪声对输出噪声的贡献,但是这些噪声在实际设计中都只占非常小的比例成分。

4.3.3 非线性分析

由本文第二章的分析可知,对于级联系统的线性度,后级模块在很大程度上 决定了整个系统的线性度,因此混频器的线性度指标是一个非常重要的参数。电 流驱动型无源混频器需要先使用跨导单元将电压信号转换成电流信号,电流信号 被混频后流经跨阻放大器的反馈阻抗获得基带输出,于是它的非线性主要来自跨 导单元的非线性。

跨导单元的非线性分析与前文中讨论的单管非线性分析是一致的,它的非线性主要来源于 gm 的非线性以及 gds 的非线性。由于从开关管的射频端看进去的阻抗很小,因此跨导单元输出端的摆幅很小,此时 gds 的非线性可以忽略,于是跨导的非线性优化只需要优化 gm 的非线性即可,可以通过给跨导管选择一个合适的过驱动电压来优化它的三阶非线性。

低噪声放大器与混频器之间通常使用交流耦合的方式进行信号传输,因此低 噪声放大器的二阶量会被耦合电容滤除,不会影响系统的二阶非线性,于是首先 开始影响系统二阶非线性的模块就是混频器。如果采用全差分输出结构,混频器 的 *IIP*2 能够达到不错的水平,在不作特殊优化的情况下一般能达到 30~40 dBm。 但是仍然有一些非理想效应会导致 *IIP*2 下降,这些非理想特性包括:射频信号 与本地振荡信号之间的相互耦合、跨导单元的 *IM*2 分量由于开关管的失配对输 出造成的影响(类似于 1/f 噪声原理)、开关管的阈值电压失配或者尺寸的失配 [26]。因此在版图设计时应该尽量保持完整的对称性,同时注意尽量避免射频信 号与本地信号之间的交叉。

4.4 一种可变增益电流驱动型无源混频器设计

4.4.1 整体架构与设计指标

本文设计了一个适用于数字电视接收系统的可变增益电流驱动型无源混频器,低噪声放大器的单端输出电压信号经跨导单元转换成差分电流信号后分同相(I, In-phase)和正交(Q, Quadrature)两路使用双平衡无源混频器将它们下变频到基带输出,单路信号的整体架构如图 4-12 所示,它主要由三部分构成:可变跨导单元、混频器开关、跨阻放大器。由于本地振荡信号采用 50%占空比方波

67

信号, IQ 两路信号的跨导单元不能共用,另外一路信号基本上是这一路信号的 复制,只是本地振荡信号相位相差 90 度。图中电容 C₀的作用是使混频输出的高 频差分信号短接,可变反馈电阻和电容用于调节增益和保持带宽固定。



图 4-12 电流驱动型无源混频器的结构

根据接收机系统的整体需求,混频器所要求的设计指标如表 4-1 所示。

表 4-1 电流驱动型无源混频器设计指标要求

Input Bandwidth	50 ~ 250 MHz, 470 ~ 862 MHz		
Output -3dB Bandwidth	> 12 MHz		
LO Mixing Signal	50% Duty Cycle Square Wave		
Conversion Gain	9 ~ 31.5 dB, 1.5 dB/step		
IIP3@ 31.5 dB Gain	> 0 dBm		
IIP3 @ 9 dB Gain	> 12 dBm		
DSB NF@31.5 dB	< 10 dB		
Power Consumption	< 1.8 V* 8 mA		

4.4.2 跨导单元与混频器开关设计考虑

在前面关于混频器噪声和线性度的分析中可以看出,跨导单元的设计对于噪 声性能和线性度性能至关重要。跨导单元与混频器开关的电路图如图 4-13 所示。



图 4-13 跨导单元与混频器开关电路原理图

为了使得在相同的电流下获得更大的跨导,本文采用了电流复用结构的跨导 单元[14],例如图中 MP1 和 MN1 复用同一电流信号,单端转差分依靠将全差分 输入的一端接地来完成。为了更好的通过优化 NMOS 和 PMOS 的直流偏置来获 得满意的噪声和非线性性能,这里将直流信号和交流信号通过 *R-C* 耦合完全分 开,这样做同时也滤除了一些来自低噪声放大器的二阶交调分量。关于如何通过 优化直流偏置来获得更好的线性度性能在前面的章节中已经提及,此处不再叙 述。

由于跨导单元是全差分输出,因此它需要共模反馈环路来稳定输出节点的直流偏置。图 4-13 中的 *R*₁ 和 *R*₂ 两个大电阻用来取出共模电平,然后将这个共模电平与 *V*_{REF} 一起作为运放的输入端,最后将运放的输出反馈到尾电流偏置管的栅极,其中运放由简单的折叠式共源共栅运算放大器组成。共模反馈环路的稳定性是在建立共模反馈时必须考虑的问题,共模环路可以认为是由运放和 MN 管构成的两级运放结构,两级运放的补偿最常用的方法是在图中 X 与 A、B 节点之间增加一个密勒补偿电容,但是由于 A、B 节点是在射频信号通路上,它对电容非常敏感,结合前文关于噪声的分析,这两点的电容增加还会导致噪声性能恶化,通过仿真发现,这两点接两个 1 pF 串联大概会造成 1 dB 以上的噪声系数下降。这时传统的补偿方法是采用负载补偿的方法,即在 X 点加一个接地电容,但是

这个电容要求非常大,它对芯片面积来说是个不小的压力。由于本文采用的是双 平衡的无源混频器,因此A、B两点与C、D两点在任何时刻都是导通的,而C、 D两点需要的有用信号已经是低频信号,因此这两点对电容不敏感,于是这里将 密勒电容搬移到混频器开关的基带端,本文将这种密勒补偿称为开关电容密勒补 偿。开关电容密勒补偿与传统负载电容补偿的效果对比如图 4-14 所示,它在节 省电容面积的同时使得环路相位裕度和带宽明显提升。



图 4-14 开关电容密勒补偿与传统负载电容补偿波特图对比

由于混频开关从射频端看进去的阻抗直接与开关的导通电阻有关系,因此它 的导通电阻越小就越有利于跨导输出电流信号进入信号通路。由深度线性区 MOS 导通电阻的公式可知,很小的导通电阻意味着很大尺寸的 MOS 管,随之 而来的是很大的 MOS 管栅电容,在保证一定的上升和下降斜率的情况下,驱动 一个大尺寸的 MOS 管会导致本地振荡缓冲器的功耗大大增加。因此混频器开关 尺寸的选择最终要受到功耗的限制。

4.4.3 混频器开关管的偏置设计考虑



图 4-15 混频器开关的导通交叠与闭合交叠

混频器开关管的工作状态可以分为三种[24]: 导通交叠(On Overlap)、闭合 交叠(Off Overlap)以及零交叠(Zero overlap),交叠是指在开关切换时两个开关处 于同一个工作状态: 导通或者闭合。如图 4-15 所示,对于 NMOS 开关而言, 如果 MOS 管栅极电压 V_G > V_S + V_{TH}时,它们就处于导通交叠状态,反之则处 于闭合交叠状态,其中 V_S 是源极电压,V_{TH} 是阈值电压。为了避免当输入为大 信号摆幅时混频器开关同时处于闭合状态,电流驱动型无源混频器一般都是工作 在导通交叠状态下,因此混频器开关的栅极电压偏置一般选择为稍大于 V_S + V_{TH}。由前面关于噪声的分析可知,混频器开关同时导通的时间不宜过长,否则 会导致噪声性能下降。

由于本设计所需要覆盖的频率范围需要低至 50 MHz,如果采用跨导单元与 混频器开关电容耦合则需要很大的电容才能让 50 MHz 的信号通过(从混频器开 关的射频输入端看进去的阻抗很小)。本文采用直接耦合的方式同时使混频器开 关两端的电压固定在相同的电压值来保证 MOS 管处于深度线性区,开关的射频 输入端直流电压由跨导单元的共模反馈来固定,基带输出端则由跨阻放大器的反 馈来固定,这里都将它们固定在电源电压 V_{DD}的一半。因此混频器开关的直流偏 置为稍大于 V_{DD}/2 + V_{TH},这可以采用电平移位的方法产生,混频器开关栅极偏 置电压产生电路如图 4-16 所示,其中 V_{ref} = V_{DD}/2,该电路通过反馈环路将 A 点电压确定为 V_{DD}/2, MN3 管的作用是将 A 点电压抬高一个略大于阈值电压的 量,它的过驱动电压取值较小。为了避免 MOS 管栅极电容以及本地振荡耦合电 容对反馈环路稳定性影响,这里将 Y 点作为输出,而没有将 X 点作为输出。



图 4-16 混频器开关栅极直流偏置产生电路

4.4.4 跨阻运算放大器设计考虑

跨阻运算放大器由全差分运放和反馈电阻电容构成,混频器的-3 dB 带宽由 反馈电阻和电容形成的 RC 常数确定。为了满足大信号输入时的摆幅需求,全差 分运放的输出级采用前馈型 Class AB 输出结构[27],它能够在相对较低的静态 电流下获得相对较高的动态电流输出。为了分析方便,图 4-17 只画出了单端输 出的 Class AB 结构的原理图,其中 v_{IN1} 和 v_{IN2} 是从全差分输入端过来的两个差 分信号,图中 $I_{B2} = I_{B3} = 2I_{B1} = 2I_{B4}$,由 M1、M2、M3、M4 和 M5、M6、M7、 M8 组成两个跨导线性环,在忽略体效应时,这些晶体管的栅源电压满足的关系 为

$$|V_{GS1}| + |V_{GS4}| = |V_{GS2}| + |V_{GS3}|$$
 (4.39)

$$V_{\rm GS5} + V_{\rm GS8} = V_{\rm GS6} + V_{\rm GS7} \tag{4.40}$$

为了补偿由于体效应造成的影响,通常使(*W/L*)₇ = (*W/L*)₈, (*W/L*)₄ = (*W/L*)₃。 当这些晶体管的比例满足

$$\frac{(W/L)_5}{(W/L)_1} = \frac{(W/L)_6}{(W/L)_2} = \frac{(W/L)_7}{(W/L)_3} = \frac{(W/L)_8}{(W/L)_4}$$
(4.41)

可以推出 M1 和 M5 的静态电流 lq 与 la1、 la4 的关系为

$$I_{Q} = \frac{(W/L)_{5}}{(W/L)_{6}} \cdot I_{B1} = \frac{(W/L)_{1}}{(W/L)_{2}} \cdot I_{B4}$$
(4.42)



图 4-17 Class AB 输出级结构原理图

当 V_{IN1} 和 V_{IN2} 的电压发生变化时,此时 A、B 两点的电压差保持不变,但是 M1 和 M5 的电流变化相反,设 M1 的电流为 *I*_{push}, M5 的电流为 *I*_{pull},由式(4.39)、(4.42) 可以推出 M4 的电流 *I*_{D4} 为

$$\sqrt{I_{D4}} = \sqrt{\frac{(W/L)_4}{(W/L)_1}} \left[\left(1 + \sqrt{\frac{(W/L)_2}{(W/L)_3}} \right) \sqrt{I_Q} - \sqrt{I_{push}} \right]$$
(4.43)

同理也可以算出 M8 的电流 ID8 为

$$\sqrt{I_{D8}} = \sqrt{\frac{(W/L)_8}{(W/L)_5}} \left[\left(1 + \sqrt{\frac{(W/L)_6}{(W/L)_7}} \right) \sqrt{I_Q} - \sqrt{I_{pull}} \right]$$
(4.44)

又因为

$$I_{D4} + I_{D8} = I_{B2} = 2 \cdot \frac{(W/L)_6}{(W/L)_5} \cdot I_Q$$
(4.45)

将式(4.43)、(4.44)代入式(4.45)并利用(W/L)7 = (W/L)8,可以算出

$$\left(\sqrt{I_{\text{push}}} - \alpha \sqrt{I_{\text{Q}}}\right)^2 + \left(\sqrt{I_{\text{pull}}} - \alpha \sqrt{I_{\text{Q}}}\right)^2 = 2 \cdot \frac{\left(W / L\right)_6}{\left(W / L\right)_7} \cdot I_{\text{Q}}$$
(4.46)

其中

$$\alpha = 1 + \sqrt{\frac{\left(\frac{W}{L}\right)_{6}}{\left(\frac{W}{L}\right)_{7}}}$$
(4.47)

因此 M1 或者 M5 的电流将满足式(4.46)直到 M1 或者 M5 的电流达到最大为

$$I_{\rm max} = \alpha^2 I_{\rm Q} \tag{4.48}$$

由式(4.43)可知,假设当 M1 的电流为 I_{max}时, M4 的电流为零,当 M1 的电流继续增加时, M4 将保持截止, I_{B2}将全部流向 M8,因此无论 M1 的电流是否继续增加, M5 的电流将保持在一个最低水平,将(4.48)代入(4.46)后可以算出这个最小电流为

$$I_{\min} = \left[\alpha - \sqrt{2}\left(\alpha - 1\right)\right]^2 I_{Q}$$
(4.49)

假设当 M5 的电流达到最大时,同样可以得到 M1 的最小电流,它与式(4.49)完 全相同。设计时如果使(W/L)7 = (W/L)6,则最小电流约为 0.34/Q。M1 和 M5 的 最大电流是由 A 点的最小电压和 B 点的最大电压决定的,它们与电源电压和偏 置管的过驱动电压有关。

运放的输入采用 PMOS 管对作为全差分输入对管,它相比于 NMOS 输入对 管具有更好的噪声性能。为了得到较好的相位裕度特性,这里采用了增加 Cascode 密勒补偿电容的方法来提高相位裕度,这种两级运放的零极点分析与 经典两级运放的零极点分析非常接近[2],这里不再介绍。全差分的输出还需要内 部的共模反馈,这里使用大电阻将共模取出后与参考电平构成一个简单运放,然 后将运放的输出反馈到输出级晶体管上,取出共模时采用电阻和电容并联的方式 是为了引入一个零点来缓解由取共模用的大电阻和栅电容构成的极点的影响。具 体的电路实现细节如图 4-18 所示。

跨阻运算放大器的反馈电阻和反馈电容决定了混频器的带宽,对于至少 12M 的-3 dB 带宽要求,一般来说要求运放的 GBW 要大于 120MHz,以保证运放输 入端的虚地条件。本设计中运放的总电流大概在 2mA 左右,接成单位反馈时的 环路 GBW 为 141 MHz,仿真时将后级滤波器负载估计为单端 2 KΩ 电阻和 1 pF 电容的并联。



图 4-18 带 Class AB 输出级的全差分运算放大器

75

第五章 芯片实现与仿真测试结果

5.1 低噪声放大器与混频器级联仿真结果

5.1.1 最高增益与噪声系数仿真结果

将低噪声放大器和混频器级联,并带上后级滤波器的负载(单端 2 kΩ 电阻和 1 pF 电容并联),使用 Spectre RF 仿真器对它们进行仿真。分别将本地振荡频率 设为 200M 和 600M,使用 hb、hbac 以及 hbnoise 对级联后的系统进行增益和 噪声系数的仿真,图 5-1 为级联系统最大增益的仿真结果,此时低噪声放大器 的增益为 20 dB,混频器为 31.5 dB。图 5-2 为级联系统噪声系数仿真结果,输 入信号在 200 M 附近时它的噪声系数为 1.9 左右,600M 附近时为 2.3 dB 左右。



图 5-2 级联系统噪声系数仿真结果

5.1.2 线性度级联仿真结果

在输入 Port 中设置两个频率分别为 642MHz 和 643MHz 的正弦信号,本地 振荡信号设为 640MHz,使用 Spectre RF 中 HB 仿真可以得出级联系统的 *IIP*3, 一阶输出量为 2M 和 3M 频率处信号,三阶交调量为 1M 和 4M 频率处信号,将 它们输出的一阶量和三阶交调量描点可以得出 *IIP*3 的值。在射频前端电路增益 为 29dB(其中 LNA 增益设为最高增益 20 dB,混频器增益设为 9 dB)时的 *IIP*3 为-5.9dBm,仿真结果如图 5-3 所示,此时为高增益 LNA 模式;当射频前端电 路为衰减-14 dB(其中 LNA 衰减-22 dB,混频器增益仍为 9 dB)时的 *IIP*3 为 28.4dBm,仿真结果如图 5-4 所示,此时为低增益 LNA 模式。



图 5-3 高增益 LNA 模式下射频前端 IIP3 仿真结果







图 5-5 射频前端电路在零中频数字电视接收系统中的实现框图

图 5-5 给出了射频前端电路在零中频数字电视接受系统中的实现框图,整个数字电视接收系统除了射频前端电路之外,还包括信道选择滤波器(Channel Select Filter)、可编程增益放大器(Programmable Gain Amplifier, PGA)以及用于自动增益控制(Auto Gain Control)的功率检测器(Power Detector, PWD)和接收信号强度检测器(Received Signal Strength Indicator, RSSI),这款芯片还集成了频率综合器用来产生本地振荡信号。



图 5-6 射频前端电路芯片照片

图 5-6是该芯片在TSMC 0.18 µm 工艺下流片后的射频前端部分芯片照片, 包含 PAD 之后的芯片面积为 1.08 mm²。无源混频器在版图设计需要特别注意保 证 I 路信号和 Q 路信号的对称性,同时需要注意避免本地振荡信号与射频信号的 交叉,在确实无法避免交叉的情况下可以在两个信号线之间加一层隔离金属层来 减小它们之间的耦合。

5.3 芯片测试结果

5.3.1 噪声系数测试结果

由于低噪声放大器位于信号链路的最前面,系统的噪声系数主要是由低噪声放大器的噪声系数决定的,混频器的噪声系数被设计成对系统的总噪声贡献很小,混频器之后的模块同样是如此。所以可以认为整个接收机的噪声系数与射频前端电路的噪声系数非常接近,整个接收机的噪声系数测试采用安捷伦信号分析仪 N9030A 中的噪声系数插件进行,噪声源使用的是 HP 346B Noise Source, 图 5-7 是使用 9030A 信号分析仪测量噪声系数时的一个截图,可以直接从仪器中将所测得的噪声系数的值读出,在不同频率下的双边带(Double Side-Band, DSB)噪声系数的测试结果如图 5-8 所示,测试结果显示,在 VHF 频段的噪声系数在 2.5 dB 以下,在 UHF 频段则不大于 3.5 dB。







5.3.2 线性度测试结果

由于在信号通路的后级模块含有信道选择滤波器和可编程增益放大器,因此 在测试线性度时,将它们的增益通过控制码设为零来减小后级线性度对射频前端 线性度的影响。线性度测试通过双音测试(Two-Tone Test)进行,通过扫描输入功 率值获取输出一阶和三阶交调输出功率,进而计算出 *IIP*3 的值。设低噪声放大 器为最高增益 20 dB 且混频器增益为 9 dB,当输入功率为-32 dBm 时的双音输 出频谱如图 5-9 所示,其中本地振荡信号为 640 MHz,两个输入信号频率分别 为 641.5 MHz 和 642.5 MHz,输出一阶信号频率为 1.5 MHz 和 2.5 MHz,两个 三阶交调输出信号频率为 0.5 MHz 和 3.5 MHz。由于此时输出 *IMD*3 为 49.6 dB, 由式(2.44)可大致估算出 *IIP*3 为-7.2 dBm,进一步扫描输入功率可以得到最高增 益 LNA 模式下和最低增益 LNA 模式下的 *IIP*3 的测试曲线如图 5-10、图 5-11 所示。



图 5-10 高增益 LNA 模式下的 IIP3 测试曲线



图 5-11 低增益 LNA 模式下的 IIP3 测试曲线

从测试结果可以看出,高增益 LNA 模式下系统的 *IIP*3 为-7.6 dBm,低增益 模式下系统的 *IIP*3 为 27.1 dBm,相比于仿真结果要略差一些,这可能还是受到 后级模块线性度的影响。射频前端的线性度主要还是受到来自混频器的限制,因 为混频器在 9 dB 增益时的 *IIP*3 大概在 14 dBm 左右,它等效到系统输入端时还 需要被 LNA 的高增益所除,因此这个测试结果还是比较理想的。*IIP*3 随频率变 化很小,系统在整个 VHF 频段和 UHF 频段的 *IIP*3 会大于-8 dBm。

5.3.3 衰减器增益台阶以及 S11 测试结果



图 5-12 衰减器的增益台阶测试结果

图 5-12 为衰减器的增益台阶测试结果,它在 VHF 和 UHF 频段内都能够较为平坦的实现 2 dB/step 的台阶,高频处的台阶由于非理想寄生效应导致台阶相 对低频处略有起伏。图 5-13 是低噪声放大器在不同的增益模式下所测得的 S11 随频率变化的曲线,在 VHF 频段时它都在-11 dB 以下,在 UHF 频段时,最差 的情况为-9.7 dB,这与低噪声放大器 S 参数的 Corner 仿真结果很接近。



图 5-13 不同增益模式下的 S11 测试结果

5.3.4 性能总结与对比

表 5-1 是射频前端电路的性能总结,表 5-2 是本设计与近期发表论文的性能对比。

Technology	0.18 µm CMOS		
Architecture	Zero-IF		
Frequency Range	VHF (50~250 MHz)		
	UHF (470~862 MHz)		
Gain Range/step	LNA (-22~20 dB,2 dB/step)		
	Mixer (9~31.5 dB,1.5 dB/step)		
DSB NF @ Maximum Gain	2.0 ~ 3.5 dB		
IIP3 @ LNA High Gain Mode	-8 dBm		
IIP3 @ LNA Low Gain Mode	27 dBm		
S11	< -9.7 dB		
Die Area	1.08 mm ²		
Power Consumption	25 mW @ 1.8 V		

表 5-1 射频前端电路性能总结

	JSSC2011 [30]	ISSCC2009 [31]	ISSCC2010 [32]	This Work
Frequency	0.17 ~ 1.7GHz	470 ~ 812 MHz	64 ~ 108MHz 174 ~ 245 MHz 470 ~ 806 MHz	50 ~ 250 MHz 470 ~ 862 MHz
DSB NF @Max Gain	4.0 dB	3.0 dB	2.8 ~ 3.5 dB	2.0 dB ~ 3.5 dB
IIP3 @ LNA High Gain Mode	-3.4 dBm	-	-18 dBm	-8 dBm
IIP3 @ LNA Low Gain Mode	12 dBm	20 dBm	-	27 dBm
S11	< -10 dB	-	<-6 dB	< -9.7 dB
Architecture	Zero-IF	Low-IF	Zero-IF	Zero-IF
Process	65 nm CMOS	0.13µm CMOS	65 nm CMOS	0.18 µm CMOS
Die Area	7 mm ²	4 mm ²	0.46 mm ²	5.9 mm ^{2*}

表 5-2 本设计与近期发表论文的性能对比

*整个数字电视接收系统芯片面积

第六章 设计总结与展望

6.1 设计总结

射频前端电路是接收机芯片中信号首先经过的模块,它对于接收机的重要性 不言而喻。本文在研究射频前端一些基本性能指标的基础上,进一步对其中的两 个模块展开了详细的讨论,最后设计了适用于数字电视接收系统的射频前端电路 模块。

低噪声放大器位于接收机的最前方决定了它必须拥有非常好的噪声性能,噪 声与输入匹配的折中使得传统低噪声放大器很难在获得良好匹配的同时获得较 低的噪声系数。前馈技术应用在低噪声放大器的噪声优化上有两种可能的方式, 一种是通过增加前馈通路使得输入阳抗发生变化来减弱噪声系数与输入匹配之 间的紧密联系,从而获得一定的噪声优化:另一种就是著名的噪声抵消技术,它 能够抵消匹配晶体管的热噪声贡献。前馈技术用来进行噪声优化时都有一个问 题,主信号通路上的噪声系数虽然被降低,但是辅助前馈通路却成为了噪声的主 要来源,例如噪声抵消技术不得不使辅助前馈通路的功耗非常大来降低噪声系 数。反馈本身并不能降低噪声系数,反馈同样是通过减弱噪声系数和输入匹配之 间的紧密联系来获得噪声优化的空间,在普通的电阻负反馈通路中增加源极跟随 器可以获得更大的噪声优化空间,当它同时使用恒定跨导偏置时,它的增益还具 有很好的鲁棒性。低噪声放大器的线性度优化最常见的方法也是采用反馈, 通过 优化主放大管的直流偏置也能获得较好的线性度,但是在同时使用反馈时,需着 重考虑反馈环路增益对线性度的影响。系统对可变增益的要求使得低噪声放大器 在设计时必须在不同增益模式下均满足输入匹配条件,本文提出的一种可变增益 情况下输入匹配优化的方法能够很好的满足这一特性。

下变频可以说是射频前端的最终目的,随着集成度要求的越来越高,零中频 接收机被越来越多的采用,尤其是在宽带系统中,它几乎成为了最受青睐的选择。 零中频接收机的 1/f噪声问题是导致混频器从过去经常使用的有源混频器转变成 现在流行的电流驱动型无源混频器的关键因数。电流驱动型无源混频器的噪声和 非线性性能在很大程度上取决于跨导单元的设计,实际设计中混频器开关的噪声 贡献已经基本可以忽略不计,尤其是在本地振荡信号非常接近理想方波的情况 下。全差分跨导单元涉及共模反馈环路稳定性问题,由于混频器开关的射频输入 端对电容非常敏感,本文提出的新的补偿方法是将密勒电容的一端连接在混频器 开关的基带端,这种方法仅仅只需要很小的电容就能获得很好的共模反馈环路稳 定特性。为了能够使得大信号输入时有良好的驱动性能,混频器开关后面的跨阻 放大器通常采用 Class AB 的输出级结构,这种输出结构能够在较低的静态电流 下获得相对较高的电流驱动能力。

包含本文射频前端电路模块的数字电视接收系统芯片最后在 TSMC 0.18 µm 工艺下进行了流片验证,测试结果显示了良好的噪声和非线性性能。

6.2 展望

本文所设计的射频前端电路还有很多可以优化和值得思考地方。二阶非线性 是直接变频接收机中值得关注的问题,尤其对于超宽带系统来说更是如此。尽管 本设计在 UHF 频段(470~862 MHz)中因为二阶频点都处于带外,所以不需要过 多考虑,但是 VHF 频段(50~250 MHz)有可能会有部分频点受到二阶非线性的 干扰,采用单端转差分的低噪声放大器可以获得相对较好的 *IIP*2[28]; VHF 频段 还有一个问题,它有可能会受到谐波混频的影响,即如果在有用信号的三次、五 次谐波频率上出现了一个大的干扰信号,那这个干扰信号有可能会被混频器的高 次谐波频率下变频到有用信号带宽内,通过设计谐波抑制混频器可以使得三次、 五次谐波抑制都在 60 dB 以上[5];带外非线性的干扰也是宽带系统射频前端必 须面对的问题,如何优化宽带系统的带外非线性仍然是一个热门的研究话题。

为了获得更好的非线性性能,[5]中还提出一种全新的射频前端架构,它将传统意义上的低噪声放大器的角色变成了低噪声跨导放大器(Low Noise Transconductance Amplifier, LNTA), LNTA 在完成输入匹配的同时将输入电压转换成输出电流,输出电流被下变频之后再流经跨阻放大器变成基带输出电压,由于 LNTA 不具备电压增益,因此所有的干扰信号都不会被放大,而后级跨阻放大器的低通滤波功能起到至关重要的滤除带外干扰作用,所以这种架构的线性度非常好。[29]中由噪声抵消技术的原理拓展出了一种全新的基带噪声抵消的架构,它能够在获得良好噪声系数的同时获得较高的线性度,当存在很强的干扰信号时,这种架构仍然能够获得不错的噪声系数。将这种技术与谐波抑制混频技术结合起来或许是一个值得尝试的选择。

86

参考文献

- [1] Tang, Zhangwen, et al. "A 50-to-930MHz quadrature-output fractional-N frequency synthesizer with 770-to-1860MHz single-inductor LC-VCO and without noise folding effect for multistandard DTV tuners." Solid-State Circuits Conference Digest of Technical Papers (ISSCC), 2013 IEEE International. IEEE, 2013.
- [2] Behzad Razavi. Design of analog CMOS integrated circuits [M]. Tata McGraw-Hill Education, 2002.
- [3] Van der Ziel A. Thermal noise in field-effect transistors [J]. Proceedings of the IRE, 1962, 50(8): 1808-1812.
- [4] Mobile and portable DVB-T/H radio access Interface specification [S], 2010.
- [5] Ru Z, Moseley N A, Klumperink E A M, et al. Digitally enhanced software-defined radio receiver robust to out-of-band interference [J]. Solid-State Circuits, IEEE Journal of, 2009, 44(12): 3359-3375.
- [6] Thomas H. Lee. The design of CMOS radio-frequency integrated circuits, second edition [M]. Cambridge university press, 2004.
- [7] Behzad Razavi. RF Microelectronics, Second Edition [M]. New Jersey: Prentice Hall, 2012.
- [8] Yamaji T, Tanimoto H, Kokatsu H. An I/Q active balanced harmonic mixer with IM2 cancelers and a 45 phase shifter [J]. Solid-State Circuits, IEEE Journal of, 1998, 33(12): 2240-2246.
- [9] Razavi B. Design considerations for direct-conversion receivers [J]. Circuits and Systems II: Analog and Digital Signal Processing, IEEE Transactions on, 1997, 44(6): 428-435.
- [10] Youssef A A, Haslett J. Nanometer CMOS RFICs for Mobile TV Applications [M]. Springer, 2010.
- [11] Li X, Shekhar S, Allstot D J. G m-boosted common-gate LNA and differential Colpitts VCO/QVCO in 0.18-µm CMOS [J]. Solid-State Circuits, IEEE Journal of, 2005, 40(12): 2609-2619.
- [12] Zhuo W, Li X, Shekhar S, et al. A capacitor cross-coupled common-gate low-noise amplifier [J]. Circuits and Systems II: Express Briefs, IEEE Transactions on, 2005, 52(12): 875-879.

- [13] Wang S B T, Niknejad A M, Brodersen R W. Design of a sub-mW 960-MHz
 UWB CMOS LNA [J]. Solid-State Circuits, IEEE Journal of, 2006, 41(11):
 2449-2456.
- [14] Bruccoleri F, Klumperink E A M, Nauta B. Wide-band CMOS low-noise amplifier exploiting thermal noise canceling [J]. Solid-State Circuits, IEEE Journal of, 2004, 39(2): 275-282.
- [15] Borremans J, Wambacq P, Soens C, et al. Low-area active-feedback low-noise amplifier design in scaled digital CMOS [J]. Solid-State Circuits, IEEE Journal of, 2008, 43(11): 2422-2433.
- [16] Toole B, Plett C, Cloutier M. RF circuit implications of moderate inversion enhanced linear region in MOSFETs [J]. Circuits and Systems I: Regular Papers, IEEE Transactions on, 2004, 51(2): 319-328.
- [17] Zhang H, Sánchez-Sinencio E. Linearization techniques for CMOS low noise amplifiers: A tutorial [J]. Circuits and Systems I: Regular Papers, IEEE Transactions on, 2011, 58(1): 22-36.
- [18] Kefeng H, Xi T, Zhangwen T, et al. A wideband CMOS VGLNA based on single-to-differential stage and resistive attenuator for TV tuners [J]. Journal of Semiconductors, 2011, 32(7): 075003.
- [19] Darabi H, Abidi A A. Noise in RF-CMOS mixers: A simple physical model[J]. Solid-State Circuits, IEEE Journal of, 2000, 35(1): 15-25.
- [20] Manstretta D, Castello R, Svelto F. Low 1/f noise CMOS active mixers for direct conversion [J]. Circuits and Systems II: Analog and Digital Signal Processing, IEEE Transactions on, 2001, 48(9): 846-850.
- [21] Darabi H, Chiu J. A noise cancellation technique in active RF-CMOS mixers [J]. Solid-State Circuits, IEEE Journal of, 2005, 40(12): 2628-2632.
- [22] Mirzaei A, Darabi H, Leete J C, et al. Analysis and optimization of current-driven passive mixers in narrowband direct-conversion receivers
 [J]. Solid-State Circuits, IEEE Journal of, 2009, 44(10): 2678-2688.
- [23] Andrews C, Molnar A C. A passive mixer-first receiver with digitally controlled and widely tunable RF interface [J]. Solid-State Circuits, IEEE Journal of, 2010, 45(12): 2696-2708.
- [24] Chehrazi S, Mirzaei A, Abidi A A. Noise in current-commutating passive FET mixers [J]. Circuits and Systems I: Regular Papers, IEEE Transactions on, 2010, 57(2): 332-344.

- [25] Kim N, Aparin V, Larson L E. A resistively degenerated wideband passive mixer with low noise figure and high [J]. Microwave Theory and Techniques, IEEE Transactions on, 2010, 58(4): 820-830.
- [26] Chehrazi S, Mirzaei A, Abidi A A. Second-order intermodulation in current-commutating passive FET mixers [J]. Circuits and Systems I: Regular Papers, IEEE Transactions on, 2009, 56(12): 2556-2568.
- [27] Hogervorst R, Tero J P, Eschauzier R G H, et al. A compact power-efficient 3 V CMOS rail-to-rail input/output operational amplifier for VLSI cell libraries [J]. Solid-State Circuits, IEEE Journal of, 1994, 29(12): 1505-1513.
- [28] Choke T Y, Zhang H, Tan S C G, et al. A Multiband Mobile Analog TV Tuner SoC With 78-dB Harmonic Rejection and GSM Blocker Detection in 65-nm CMOS [J]. 2013.
- [29] Murphy D, Darabi H, Abidi A, et al. A blocker-tolerant, noise-cancelling receiver suitable for wideband wireless applications [J]. Solid-State Circuits, IEEE Journal of, 2012, 47(12): 2943-2963.
- [30] Mak P I, Martins R P. A 0.46-mm 4-dB NF unified receiver front-end for full-band mobile TV in 65-nm CMOS [J]. Solid-State Circuits, IEEE Journal of, 2011, 46(9): 1970-1984.
- [31] Huang, Yi-Ti, et al. "A 1.2 V 67mW 4mm 2 mobile ISDB-T tuner in 0.13µm CMOS." Solid-State Circuits Conference-Digest of Technical Papers, 2009.
 ISSCC 2009. IEEE International. IEEE, 2009.
- [32] Jeong, Minsu, et al. "A 65nm CMOS low-power small-size multistandard, multiband mobile broadcasting receiver SoC." Solid-State Circuits Conference Digest of Technical Papers (ISSCC), 2010 IEEE International. IEEE, 2010.

致谢

即将走完三年研究生生涯,收获太多。首先感谢我的导师唐长文老师,是他 带领我进入了模拟和射频集成电路设计的领域,感谢三年来他对我学术上的指导 以及生活上的关心和理解,唐老师对学术孜孜不倦的追求深深地影响着我。

感谢已经毕业的大师兄王心,他扎实的专业基础以及对待科研认真的态度时 刻激励着我前进,感谢他对我学术上不遗余力的帮助。已经毕业的刘杰、褚博、 黄求振、刘玉琰,感谢那两年有你们的陪伴,和你们还有大师兄王心在一起奋斗 在 314 的日子将永远铭记在我的脑海里。感谢大组实验室的俞思辰博士,在论 文的紧要关头对我的指导让我受益良多,感谢实验室后面进来的易海东、盛君莉、 孙晓雪、冯昊、罗颖,是你们的到来使我研究生生涯的最后一年充实而快乐。感 谢我的室友闫潇在生活上的理解与帮助,感谢大组实验室的杨涛师兄以及实验室 其他帮助过我的同学和老师,感谢闵昊等其他为我授过课的老师,谢谢你们为授 课付出的努力和汗水。

最后感谢我的父母、弟弟以及其他家人,谢谢你们对我生活上的鼓励和经济 上的资助,是你们在我心中的精神支柱力量才使我更有动力的走完三年研究生生 涯。