

一种采用开关阶跃电容的压控振荡器(下): 电路设计和实现*

唐长文 何捷 闵昊

(复旦大学专用集成电路与系统国家重点实验室, 上海 200433)

摘要: 为了验证阶跃可变电容压控振荡器调谐特性理论分析的正确性, 提出了一种采用开关阶跃电容的新型压控振荡器电路, 该压控振荡器电路采用 $0.25\mu\text{m}$ 1P5M CMOS 工艺实现. 一种新型开关阶跃电容实现了频率调谐功能, 该电容的调谐电容是传统反型 MOS 管可变电容的 146%. 在 $1/f^3$ 区域, 差分调谐振荡器的相位噪声比单端调谐振荡器低 7dB. 在载波频率偏差 10kHz, 100kHz 和 1MHz 处测得差分调谐时的相位噪声分别是 -83, -107 和 -130dBc/Hz, 功耗为 8.6mW.

关键词: 阶跃可变电容; MOS 管可变电容; 开关阶跃电容; 电感电容压控振荡器; 振荡调谐曲线; 周期计算技术
EEACC: 1230B

中图分类号: TN4 文献标识码: A 文章编号: 0253-4177(2005)11-2182-09

1 简介

根据采用阶跃可变电容的电感-电容压控振荡器的调谐特性理论分析, 我们知道, 任何具有阶跃 C - V 曲线的电容(譬如反型 MOS 管可变电容、累积型 MOS 管可变电容)都能够实现具有高线性调谐特性的压控振荡器^[1]. 为了验证压控振荡器调谐特性理论分析的正确性, 本文提出了一种新型阶跃可变电容来实现电感-电容压控振荡器的频率调谐功能.

本文的结构如下: 第二部分详细分析新型开关阶跃电容的 C - V 曲线和品质因数; 第三部分论述差分调谐压控振荡器的电路实现; 第四部分给出了压控振荡器的测试结果, 验证了采用阶跃可变电容的振荡器调谐特性理论分析的正确性; 最后一部分是本文的结论.

2 开关阶跃电容

2.1 开关电容和 I-MOS 可变电容

MOS 管开关 M_{switch} 和 MIM 电容 C_a 构成了开

关电容电路^[2], 如图 1(a) 所示. 当开关 M_{switch} 的栅极电压 $V_{\text{ctrl}} > V_{\text{thn}}$ 时(通常 $V_{\text{ctrl}} = V_{\text{dd}}$), 开关 M_{switch} 导通, 接入 X 点的电容为 C_a ; 当栅极电压 $V_{\text{ctrl}} < V_{\text{thn}}$ (通常 $V_{\text{ctrl}} = V_{\text{ss}}$) 时, 开关 M_{switch} 断开, 接入 X 点的电容为 $\frac{C_a C_d}{C_a + C_d}$ (C_d 为开关管的漏极寄生电容). 开关电容的 C - V 特性如图 1(b) 所示, 它是一个阶跃函数. 开关电容的电容调节范围为 $[\frac{C_a C_d}{C_a + C_d}, C_a]$, 电容差为

$$\Delta C_{\text{sc}} = C_a - \frac{C_a C_d}{C_a + C_d} \quad (1)$$

开关电容的品质因数近似为 $Q_c \simeq 1/\omega_0 R_{\text{on}} C_a$, 其中 ω_0 为中心频率, $R_{\text{on}} = L/W\mu_n C_{\text{ox}}(V_{\text{gs}} - V_{\text{t}})$ 为开关管导通电阻^[3]. 因为电感-电容谐振回路的品质因数主要是受到片上电感的品质因数的制约, 片上电感的品质因数一般为 5~10, 片上可变电容的品质因数通常大于 20. 因此通过合理选择开关管的 W 和 L 尺寸, 我们可以得到一个适中的开关电容品质因数 Q_c , 同时尽量降低开关管的寄生电容 C_d .

开关电容中的开关 MOS 管也可以单独构成一

* 上海市科学技术委员会(批准号: 037062019)和上海市应用材料研究与发展基金(批准号: 0425)资助项目

唐长文 男, 1977 年出生, 助理研究员, 主要研究方向为低相位噪声电感-电容压控振荡器和 CMOS 射频电视调谐器.

何捷 男, 1978 年出生, 博士研究生, 主要研究方向为全集成射频频率综合器设计.

2005-01-10 收到, 2005-06-15 定稿

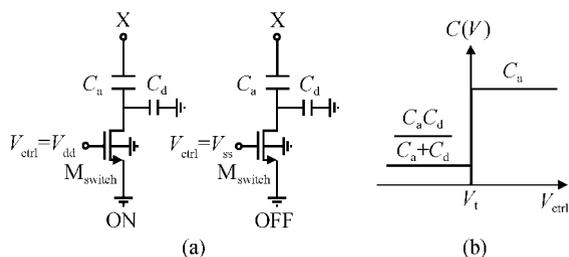


图 1 开关电容 (a)开关电容电路;(b)开关电容的 C-V 特性

Fig. 1 Switched capacitors (a) Switched capacitor topology;(b) C-V characteristic

个反型 MOS 管可变电容. 图 2(a)为两个背靠背 I-MOS 可变电容, 它的 C-V 特性如图 2(b)所示, 可以近似看作为一个阶跃函数. I-MOS 可变电容的电容可调范围为 $[C_{I-MOS, \min}, C_{I-MOS, \max}]$, 电容差为

$$\Delta C_{I-MOS} = C_{I-MOS, \max} - C_{I-MOS, \min} \quad (2)$$

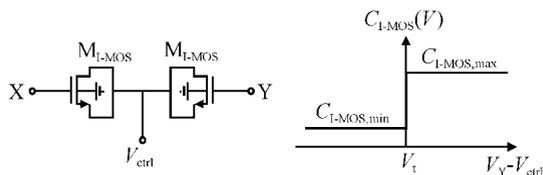


图 2 I-MOS 可变电容 (a)背靠背 I-MOS 可变电容;(b) I-MOS 可变电容的 C-V 特性

Fig. 2 I-MOS varactors (a) Back-to-back I-MOS varactors;(b) C-V characteristic

2.2 开关阶跃电容

图 3(a)是一个开关阶跃电容电路. 与开关电容不同的是: 开关管 M_{switch} 的栅极受到振荡电压 V_X 的控制; 开关管 M_{switch} 的源极不是地, 而是压控电压 V_{ctrl} . 对于射频交流信号而言, 压控电压 V_{ctrl} 是一个交流地. 开关阶跃电容的优化与开关电容相同, 可以

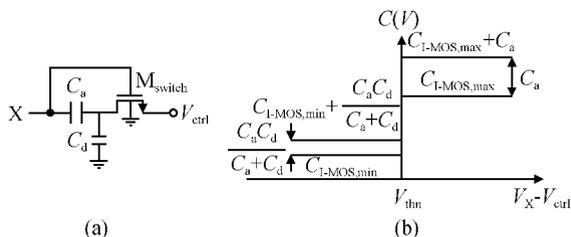


图 3 开关阶跃电容 (a)开关阶跃电容电路;(b)开关阶跃电容 C-V 特性

Fig. 3 Switched step capacitors (a) Switched step capacitor;(b) C-V characteristic

通过合理选择开关管的 W 和 L 尺寸, 使得开关电容品质因数 Q_c 比片上电感品质因素 Q_l 大一些, 同时尽量保证开关管的寄生电容 C_d 比较小.

开关阶跃电容的 C-V 特性如图 3(b)所示. 当电压差 $V_X - V_{ctrl} < V_{thn}$ 时, 开关管未导通, 沟道处在耗尽区. 如图 4 所示, MIM 电容 C_a 与漏极寄生电容 C_d 串联, M_{switch} 管电容为 $C_{I-MOS, \min}$. 当电压差 $V_X - V_{ctrl} \geq V_{thn}$ 时, 开关管导通, 沟道处在反型区. MIM 电容 C_a 与 MOS 管沟道电阻 R_{on} 串联, M_{switch} 管电容为 $C_{I-MOS, \max}$. 这样开关阶跃电容的 C-V 特性满足

$$C(V_X - V_{ctrl}) = \begin{cases} C_{I-MOS, \min} + \frac{C_a C_d}{C_a + C_d}, & V_X - V_{ctrl} < V_{thn} \\ C_{I-MOS, \max} + C_a, & V_X - V_{ctrl} \geq V_{thn} \end{cases} \quad (3)$$

开关阶跃电容的电容差为

$$\begin{aligned} \Delta C_{SSC} &= C_{I-MOS, \max} - C_{I-MOS, \min} + C_a - \frac{C_a C_d}{C_a + C_d} \\ &= \Delta C_{I-MOS} + \Delta C_{SC} \end{aligned} \quad (4)$$

开关阶跃电容的电容调节范围是开关电容和 I-MOS 可变电容两者之和. 从这一点可以看出, 开关阶跃电容比一般的 I-MOS 可变电容具有更大的电容调节范围.

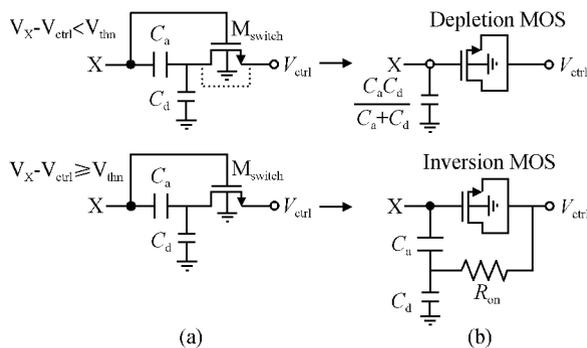


图 4 开关阶跃电容的等效电路 (a)开关阶跃电容;(b)等效电路

Fig. 4 Equivalent circuit of a switched step capacitor (a) Switched step capacitor;(b)Equivalent circuit

将背靠背的两个开关阶跃电容的等效电路进行串联, 实现图 5 中的两种差分结构, 其中节点 X 和 Y 分别接到振荡器的差分片上电感的两个节点. 图 5(a)中的开关阶跃电容等效电路称为直接型结构, 振荡电压波形控制同一侧的可变电容的电容值; 图 5(b)中的开关阶跃电容等效电路称为交叉型结构,

振荡电压波形控制异侧的可变电容器电容值. 由于振荡电压 V_X 和 V_Y 是差分信号, 因此 Spectra RF 仿真结果表明交叉型开关阶跃电容的开关特性比直接型结构要好.

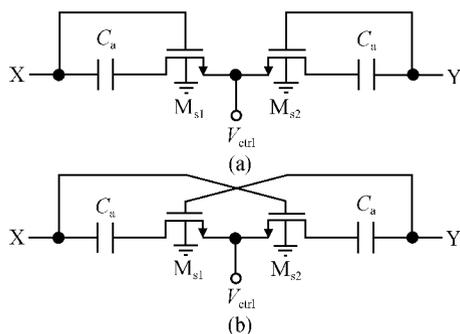


图 5 差分开关阶跃电容的两种结构 (a)直接型结构;(b)交叉型结构

Fig. 5 Two topologies of switched step capacitor (a) Direct-mode topology; (b) Cross-mode topology

在图 5(b)中, 当压控电压 V_{ctrl} 非常低的时候, 开关 MOS 管 M_{s1} 和 M_{s2} 在振荡器的整个周期内都是导通的. X 点的电容为 C_a 与 MOS 管 M_{s2} 的 $C_{I-MOS,max}$ 的并联, Y 点的电容为 C_a 与 MOS 管 M_{s1} 的 $C_{I-MOS,max}$ 的并联, 可变电容的电容值始终为 $C_a + C_{I-MOS,max}$, 压控振荡器为最小振荡频率. 当压控电压 V_{ctrl} 非常高的时候, 开关 MOS 管 M_{s1} 和 M_{s2} 在振荡器的整个周期内都是断开的. X 点的电容为 $\frac{C_a C_d}{C_a + C_d}$ 与 MOS 管 M_{s2} 的 $C_{I-MOS,min}$ 并联, Y 点的电容为 $\frac{C_a C_d}{C_a + C_d}$ 与 MOS 管 M_{s1} 的 $C_{I-MOS,min}$ 的并联, 可变电容的电容值始终为 $\frac{C_a C_d}{C_a + C_d} + C_{I-MOS,min}$, 压控振荡器为最大振荡频率.

2.3 调谐电容的比较

为了验证开关阶跃电容的电容调谐范围比 I-MOS 可变电容要大. 在 SpectraRF 软件中, 我们对两个压控振荡器电路进行了仿真, 一个压控振荡器的可变电容为图 5(b)中的开关阶跃电容, 另一个为图 6 中的 I-MOS 可变电容. MIM 电容 C_a 为 0.288pF , 开关 MOS 管和 I-MOS 管的是尺寸 $96\mu\text{m}/0.6\mu\text{m}$ 的零阈值 nMOS 管. 为了使振荡频率为 1GHz , 两个振荡器中都并联上一个 2.0pF 固定 MIM 电容. 图 7 是两个振荡器的调谐曲线图, 交叉是 SpectraRF 仿真结果, 实线为按压控振荡器

调谐理论^[1]计算的结果. I-MOS 可变电容的调谐电容差 $\Delta C_{I-MOS} = 0.312\text{pF}$, 开关阶跃电容的调谐电容差 $\Delta C_{SSC} = 0.455\text{pF}$. 开关阶跃电容的调谐电容差是 I-MOS 可变电容调谐电容差的 146% . 由于开关阶跃电容兼有开关电容和 I-MOS 可变电容两者的调谐范围, 因此阶跃可变电容可以得到更大的调谐电容差, 进而能够使得压控振荡器得到更大的频率调谐范围.

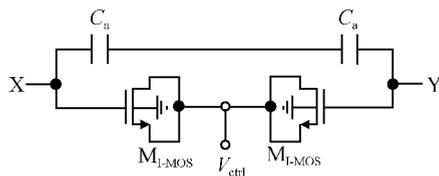


图 6 I-MOS 差分可变电容

Fig. 6 Differential I-MOS varactors

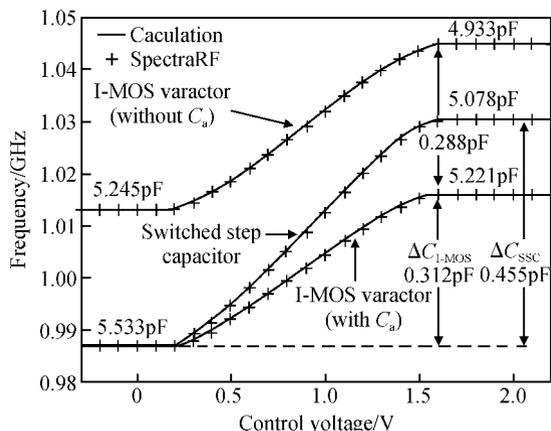


图 7 两种可变电容的 $f-V$ 调谐曲线

Fig. 7 $f-V$ curves tuned by switched step capacitors and I-MOS varactors

3 差分调谐电感电容压控振荡器

3.1 片上叠层螺旋电感

电感-电容压控振荡器电路设计需要片上电感有足够大的品质因数, 才能够有好的相位噪声性能和低功耗特性. 片上螺旋电感的品质因数主要受到串联电阻、寄生电容和衬底涡流等因数的制约. 一般在铝互连的 CMOS 工艺上, $1\sim 2\text{GHz}$ 频段品质因数只能够做到 $5\sim 10$ 左右^[4].

图 8(a)是串联叠层差分螺旋电感和去嵌入结构的芯片照片. 图 8(b)是叠层电感的结构示意图, 并联金属 M4, M3 和 M2 构成的电感 L_2 与顶层金

属 M5 电感 L_1 相串联. 将相邻层的金属并联能够降低串联电阻值, 而串联结构能够提高电感值, 这样就能够提高电感的本质品质因数 $\omega L/R_s$. 忽略寄生电容和邻近趋肤效应的影响, 差分片上电感的电感值为 $4L$ (假设电感值 $L_1 \approx L_2 \approx L$), 串联电阻为 $2R$ (假设电感 L_1 和 L_2 的串联电阻为 R), 则叠层电感品质

因数 $Q = 2\omega L/R = 2Q_{L_1}$. 理想情况下串联叠层电感的品质因数比平面电感提高了 2 倍, 但是由于寄生电容和邻近效应的存在使得品质因数的提高要略小于 2 倍. 金属 M5 的厚度为 $1.5\mu\text{m}$, 金属 M4~M1 的厚度为 $0.57\mu\text{m}$, 通过将金属 M4, M3 和 M2 并列, 电感 L_2 的厚度为 $1.71\mu\text{m}$.

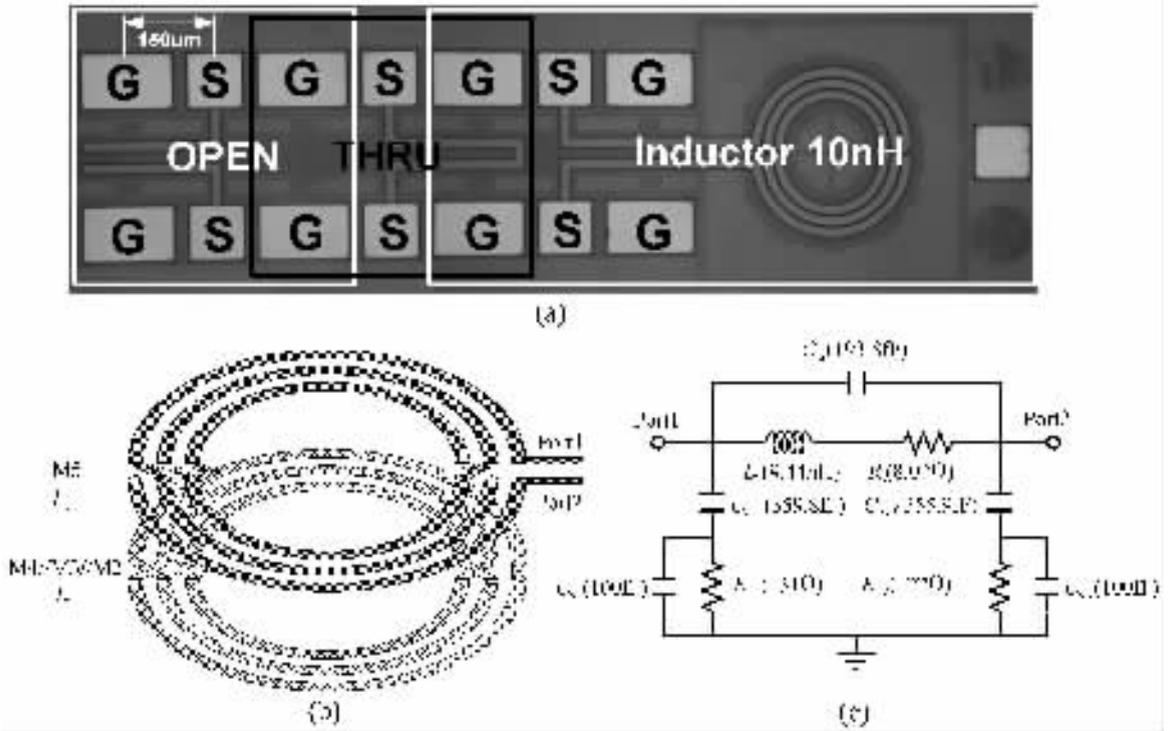


图 8 片上叠层螺旋电感 (a)片上螺旋电感和去嵌入结构的版图;(b)差分叠层电感结构图;(c)等效 PI 模型

Fig. 8 On-chip multilayer inductor (a) De-embedding and inductor microphotograph; (b) Multilayer inductor; (c) Equivalent PI model

片上叠层螺旋电感的 S 参数是通过 ASITIC^[6] 软件仿真得到, SPICE 等效模型是通过 HSPICE 软件优化得到. 同时片上电感与电感-电容压控振荡器一起进行了流片验证, PAD 寄生电容和连线串联电阻通过 OPEN 和 THRU 结构进行校正^[5]. 片上叠层螺旋电感的宽带(0.9~1.5GHz)等效 PI 模型如图 8(c) 所示, 在 1.08GHz 频率上的差分品质因数为 6.

3.2 差分调谐压控振荡器

差分调谐压控振荡器电路如图 9 所示, 电感 L 和开关阶跃电容构成电感-电容谐振回路. 由于电感和电容中存在串联电阻, 差分 nMOS 对管 Mn1-Mn2 和 pMOS 对管 Mp1-Mp2 提供负阻补偿, 使得振荡器能够持续振荡. 电感 L_1 和差分 nMOS 对管

的源极寄生电容 C_3 构成并联谐振回路, 来提高 nMOS 对管共模点的阻抗, 防止 nMOS 差分对管进入线性区而降低振荡点 X 和 Y 的品质因数. 电感 L_2 和 pMOS 差分对管的源极寄生电容 C_4 构成并联谐振回路, 来提高 pMOS 对管共模点的阻抗, 防止 pMOS 差分对管进入线性区而降低振荡点 X 和 Y 的品质因数^[7]. nMOS 管 Mp7-Mp8 是开漏输出的缓冲器, 片外通过 Bias-T 模块提供直流偏置. 电流镜 Mp5-Mp6 为压控振荡提供直流偏置电流, 确保振荡器振荡幅度足够大.

nMOS 管 Mn3-Mn4 和 MIM 电容 $C_{n1}-C_{n2}$ 构成正向阶跃的开关阶跃电容, pMOS 管 Mp3-Mp4 和 MIM 电容 $C_{p1}-C_{p2}$ 构成负向阶跃的开关阶跃电容, MIM 电容 C_1 和 C_2 是固定电容. 开关 nMOS 管 Mn3-Mn4 和 pMOS 管 Mp3-Mp4 采用零阈值 MOS

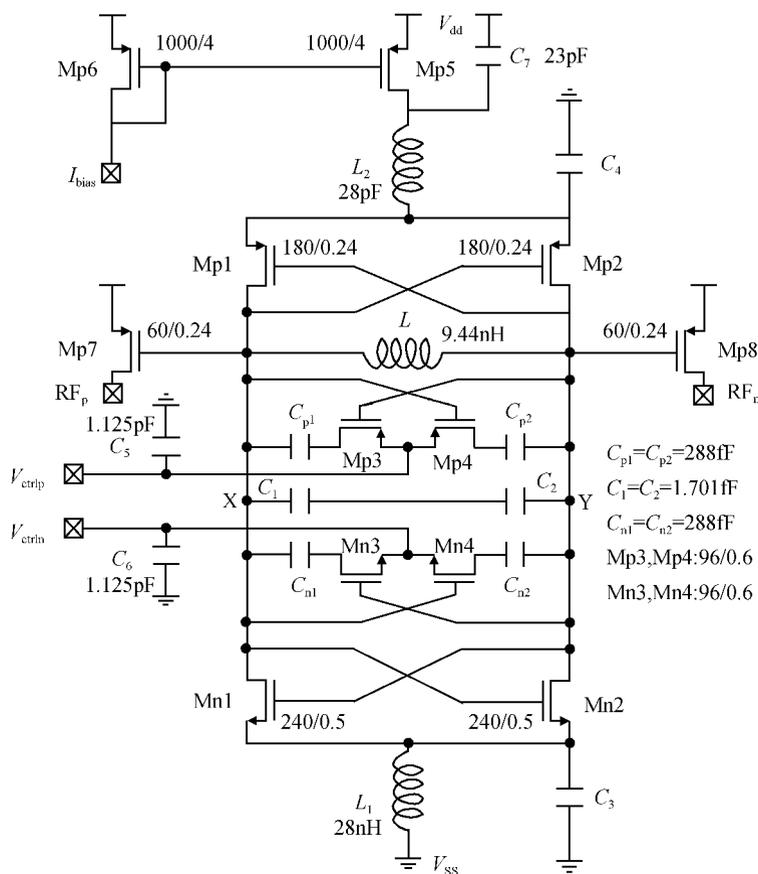


图 9 采用开关阶跃电容的差分调谐压控振荡器电路

Fig. 9 A LC oscillator differentially tuned by switched step capacitors

管,这有利于降低调谐特性对直流电平的偏移和提高调谐增益的共模抑制比. V_{ctrlp} 和 V_{ctrln} 分别是两个差分控制端,电容 C_5 和 C_6 用来稳定两个差分压控电压. 差分调谐压控振荡器的调谐增益 K_V 是单端调谐的一半,这样减小调谐增益能够降低噪声通过 AM-FM 转换变成相位噪声,也能够减小电源和地上的共模噪声上变为相位噪声^[8]. 为了提高调谐增益的共模抑制比,正向阶跃电容 $C_{n1}-C_{n2}$ 与负向阶跃电容 $C_{p1}-C_{p2}$ 的大小相等.

4 测试验证

图 9 中的差分调谐电感-电容压控振荡器在 CMOS 0.25 μ m 1P5M 工艺上实现,其芯片照片如图 10 所示. 整个芯片面积为 0.82mm \times 0.84mm,芯片采用在板封装(chip-on-board, COB),核心部分的工作电流为 3.3mA,电压为 2.6V. 振荡器的频率-电压调谐曲线和相位噪声性能通过 Agilent E4440A(3Hz~26.5GHz)频谱分析仪测试得到.

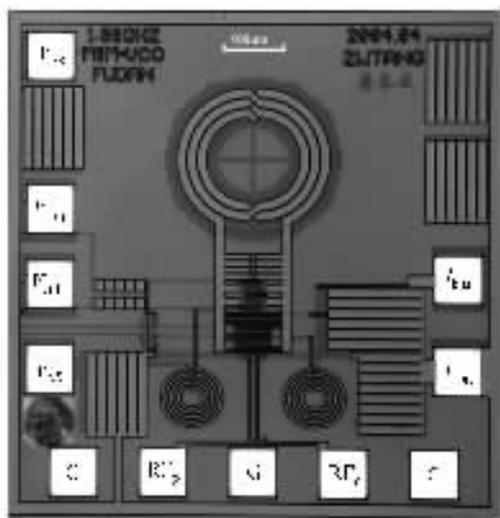


图 10 差分调谐压控振荡器芯片照片

Fig. 10 Microphotograph of a differentially tuned LC VCO

4.1 调谐特性

图 11 是控制电压 V_{ctrlp} 和 V_{ctrln} 分别固定为

2.6V 和 0V 情况下的四种单端频率-电压调谐曲线和增益 K_V 曲线. 实线是单端调谐特性理论分析^[1]的计算结果, 十字叉线是测试结果, 可以看出测试结果与理论分析非常吻合.

当控制电压 V_{ctrlp} 固定为 0V 时(图 11(a)), 控制电压 V_{ctrln} 在 0~2.2V 范围内, 振荡器单端频率调谐范围为 1.019~1.066GHz. 调谐增益 $> 20\text{MHz/V}$ 的压控范围为 0.3~1.7V, 是整个调谐压控范围(0.1~1.8V)的 82%.

当控制电压 V_{ctrlp} 固定为 2.6V 时(图 11(b)), 控制电压 V_{ctrln} 在 0~2.2V 范围内, 振荡器单端频率调谐范围为 0.979~1.021GHz. 调谐增益 $>$

20MHz/V 的压控范围为 0.3~1.6V, 是整个调谐压控范围(0.1~1.7V)的 81%.

当控制电压 V_{ctrln} 固定为 0V 时(图 11(c)), 控制电压 V_{ctrlp} 在 0~2.2V 范围内, 振荡器单端频率调谐范围为 0.980~1.018GHz. 调谐增益 $< -20\text{MHz/V}$ 的压控范围为 0.6~1.7V, 是整个调谐压控范围(0.4~2.0V)的 81%.

当控制电压 V_{ctrln} 固定为 2.6V 时(图 11(d)), 控制电压 V_{ctrlp} 在 0~2.2V 范围内, 振荡器单端频率调谐范围为 1.023~1.066GHz. 调谐增益 $< -20\text{MHz/V}$ 的压控范围为 0.5~1.8V, 是整个调谐压控范围(0.5~2.1V)的 81%.

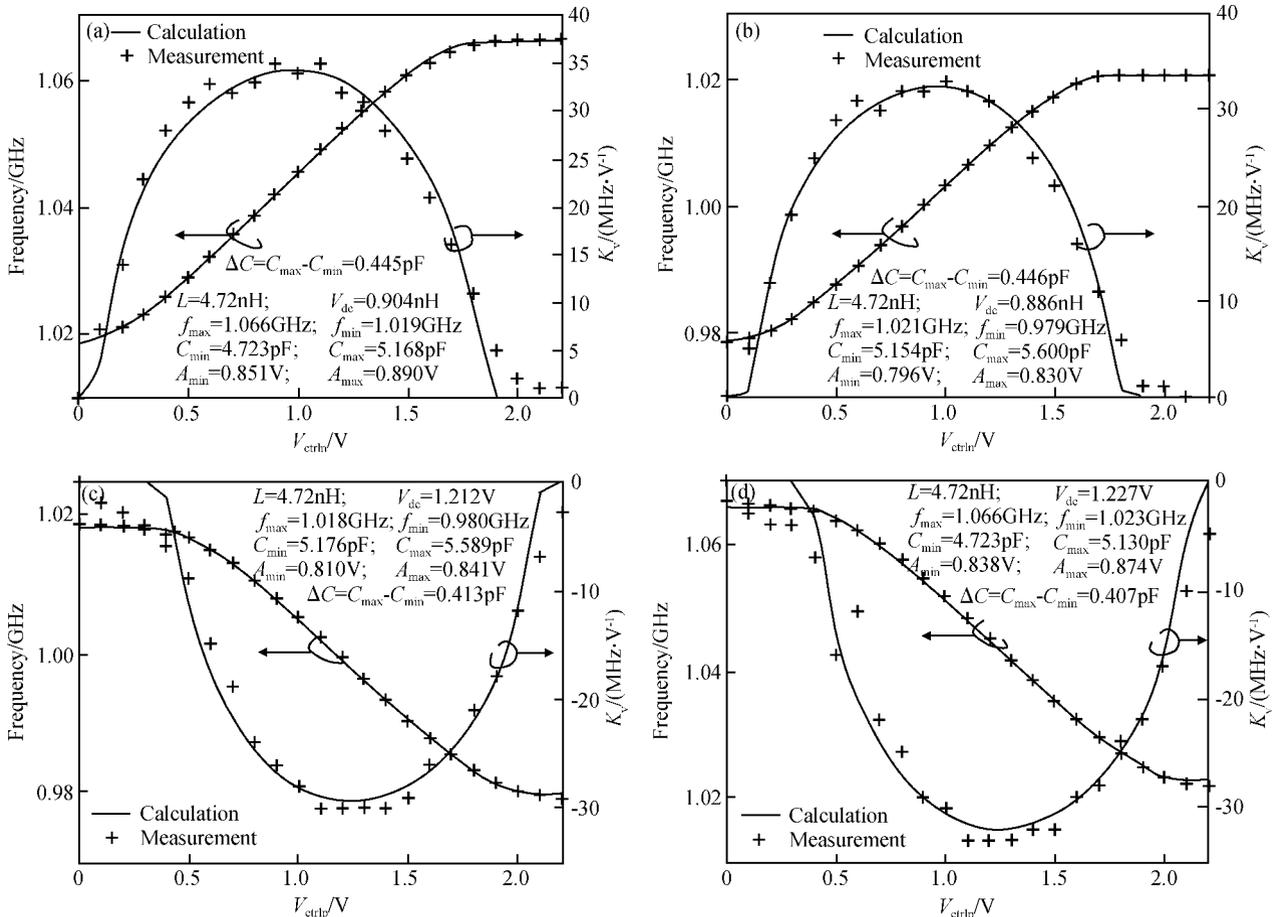


图 11 单端频率-电压调谐曲线和增益 K_V 曲线

Fig. 11 Single-ended tuned f - V curves and voltage-to-frequency gain K_V curves

调谐增益在很大范围内(0~2.2V)是线性的, 这点对于频率综合器的环路稳定是非常有利的. 因为线性的调谐曲线不需要动态调节频率综合器中的电荷泵的充放电电流.

图 12 是共模电压 $(V_{ctrlp} + V_{ctrln})/2$ 为 1.1V 情况下的差分调谐曲线和增益 K_V 曲线. 实线是调谐特性理论分析^[1]的计算结果, 十字叉线是测试结果, 可以看出测试结果与理论分析非常吻合. 当差分控制电压 $V_{ctrln} - V_{ctrlp}$ 在 -2.2~2.2V 范围内, 振荡器

差分频率调谐范围为 0.979~1.066GHz. 差分调谐增益 $> 20\text{MHz/V}$ 的压控电压范围为 $-1.6\text{V} \sim 1.1\text{V}$, 是整个调谐电压范围 ($-2.0 \sim 1.5\text{V}$) 的 77%.

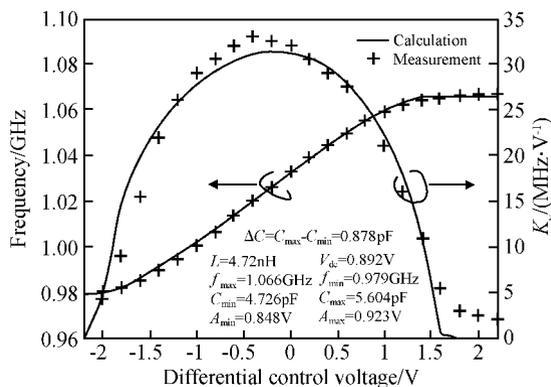


图 12 差分频率-电压调谐曲线和增益 K_V 曲线

Fig. 12 Differentially and f - V curve and voltage-to-frequency gain K_V curve

图 13 是压控振荡器的共模调谐 f - V 曲线. 振荡频率在共模电压 0 和 2.5V 处的偏差只有 2MHz, 这说明正向阶跃的电容与负向阶跃的电容匹配性能很好. 而在中间电压范围内, 振荡器的频率差异很大, 主要是由于开关零阈值 MOS 管 Mn3-Mn4 和 Mp3-Mp4 的阈值电压不为零所导致的. 这一点也造成差分 f - V 调谐曲线(图 12)的中心频率和最大增益频率点的压控电压有偏移. 在 0~2.5V 范围内, 共模振荡频率偏差为 13.5MHz, 差模频率增益最大值为 33MHz/V, 因此压控振荡器的振荡频率的共模抑制比^[8]为 15.7dB.

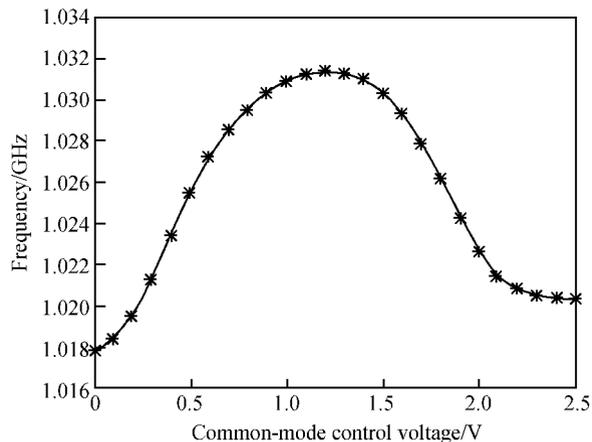


图 13 共模频率-电压调谐曲线

Fig. 13 Common-mode f - V curve

4.2 相位噪声特性

单端调谐的相位噪声测试结果如图 14 所示, 压控电压 $V_{ctrlp}=0\text{V}$, 压控电压 $V_{ctrln}=0.9\text{V}$, 振荡频率为 1.0GHz. 此时压控振荡器工作在最大调谐增益点上, 因此相位噪声性能是最差的. 在载波频率偏差 10kHz 和 100kHz 处测试得到的相位噪声分别是 -76dBc/Hz 和 -106dBc/Hz . 由于 DC-DC 转换器电源中存在很大的开关噪声, 在频偏 500kHz 和 1.5MHz 处的相位噪声变得很差.



图 14 单端调谐相位噪声

Fig. 14 Measured single-ended tuned phase noise

差分调谐的相位噪声测试结果如图 15 所示, 共模电压为 1.1V, 压控电压 $V_{ctrln}=0.8\text{V}$, 压控电压 $V_{ctrlp}=1.4\text{V}$, 振荡频率为 1.013GHz. 在载波频率偏差 10kHz, 100kHz 和 1MHz 处的相位噪声分别是 -83 , -107 和 -130dBc/Hz . 差分调谐振荡器的 $1/f^3$ 噪声 (10kHz) 比单端调谐要低 7dB, $1/f^2$ 噪声 (100kHz) 要低 1dB. 而且振荡器的差分调谐特性大幅度抑制了电源上的共模噪声通过可变电容的 AM-FM 转换机制上变为相位噪声^[8]. 因此在差分



图 15 差分调谐相位噪声

Fig. 15 Measured differentially tuned phase noise

调谐应用环境下,在频偏 500kHz 和 1.5MHz 处的 DC-DC 电源开关噪声得到很大程度的抑制.

5 结论

本文提出了一种采用开关阶跃电容的新型压控振荡器电路来论证压控振荡器周期计算技术,实验测试结果证明了所提出的压控振荡器调谐特性理论分析是正确的.任何具有阶跃 $C-V$ 曲线的可变电容都可以实现线性调谐曲线的压控振荡器.新型开关阶跃电容的调谐电容是传统反型 MOS 管可变电容的 146%.在 $1/f^3$ 区域,差分调谐振荡器的相位噪声比单端调谐振荡器低 7dB.测试得到的差分调谐时的相位噪声在载波频率偏差 10kHz,100kHz 和 1MHz 处分别是 $-83\text{dBc}/\text{Hz}$, $-107\text{dBc}/\text{Hz}$ 和 $-130\text{dBc}/\text{Hz}$,功耗为 8.6mW,芯片面积为 0.7mm^2 .

致谢 本文作者衷心感谢杭州电子科技大学的孙玲玲、胡江、文进才、陈展飞在片上电感测试方面的帮助;也感谢南京 55 所的李拂晓、朱震宇、叶育红、尹柱来,上海集成电路研发中心的钱大宏、黄昊在芯片测试方面的帮助;感谢上海市集成电路设计中心的姜祁峰、易炜、刘晨波在多目标流片方面的支持.

参考文献

[1] Tang Zhangwen, He Jie, Min Hao. A LC controlled oscillator

tuned by switched step capacitor: part I, analysis of tuning characteristics. Chinese Journal of Semiconductors, 2005, 26(10):2010(in Chinese)[唐长文,何捷,闵昊.一种采用开关阶跃电容的压控振荡器(上):调谐特性的理论分析.半导体学报,2005,26(10):2010]

- [2] Kral A, Behbahani F, Abidi A. RF-CMOS oscillators with switched tuning. IEEE Custom Integrated Circuits Conf, 1998:555
- [3] Niknejad A M. Multi-mode and wideband VCO design. RF-IC2003
- [4] Niknejad A M, Meyer R G. Analysis, design, and optimization of spiral inductors and transformers for Si RF IC's. IEEE J Solid-State Circuits, 1998, 33(10):1470
- [5] Maget J. Varactors and inductors for integrated RF circuits in standard MOS technologies. PhD Dissertation, the University of Bundeswehr Munich, Germany, 2002
- [6] ASITIC Website: <http://rfic.eecs.berkeley.edu/~niknejad/asitic.html>
- [7] Hegazi E, Sjolund H, Abidi A. A filtering techniques to lower LC oscillator phase noise. IEEE J Solid-State Circuits, 2001, 36(12):1921
- [8] Fong N H W, Plouchart J O, Zamdmer N, et al. A 1-V 3.8-5.7-GHz wide-band VCO with differential tuned accumulation MOS varactors for common-mode noise rejection in CMOS SOI Technology. IEEE Trans Microw Theory Tech, 2003, 51(8):1952

A LC Voltage-Controlled Oscillator Tuned by Switched Step Capacitors: Part II, Circuit Design and Implementation*

Tang Zhangwen, He Jie, and Min Hao

(ASIC & System State Key Laboratory, Fudan University, Shanghai 200433, China)

Abstract: A novel LC oscillator differentially tuned by switched step capacitors, which is implemented in a CMOS 0.25 μm 1P4M CMOS process, is proposed to verify our theoretical analysis of tuning characteristics. The tuning capacitance of the proposed switched step capacitors is 146% of the conventional inversion-MOS varactors'. In the $1/f^3$ region, the novel differentially tuned topology has 7dB phase noise reduction compared to the single-ended tuned topology. The implemented VCO at 1.013GHz has a phase noise of -83 , -107 , and -130dBc/Hz , at a 10kHz, 100kHz, and 1MHz offset, respectively. Power consumption is 8.6mW.

Key words: step capacitors; MOS varactors; switched step capacitors; voltage-controlled oscillator; oscillator tuning curves; period calculation technique

EEACC: 1230B

Article ID: 0253-4177(2005)11-2182-09

* Project supported by the Program of Shanghai Science & Technology Committee(No. 037062019) and Shanghai Applied Material Funds(No. 0425)

Tang Zhangwen male, was born in 1977, assistant professor. His research interests are in low-phase-noise LC-VCO and RF TV tuners.

He Jie male, was born in 1978, PhD candidate. His research interest is in fully-integrated RF frequency synthesizers.

Received 10 January 2005, revised manuscript received 15 June 2005

©2005 Chinese Institute of Electronics